

Searching PAJ

1/2 ページ

PATENT ABSTRACTS OF JAPAN

(11)Publication number . 08-249372

(43)Date of publication of application . 27.09.1996

(51)Int.Cl.

G06F 17/50
G06F 17/00

(21)Application number : 07-055867

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 15.03.1995

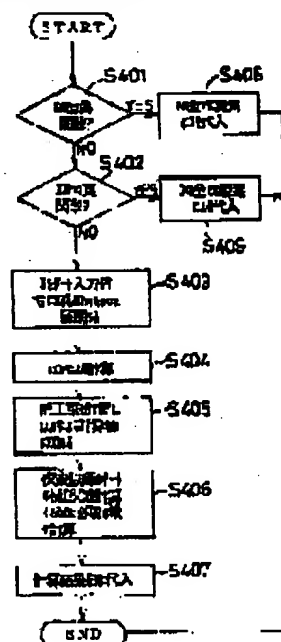
(72)Inventor : UCHINO MIGAKU
MIHASHI TAKASHI

(54) ELECTRIC POWER EVALUATING METHOD FOR INTEGRATED CIRCUIT

(57)Abstract:

PURPOSE: To provide an electric power evaluating method for the integrated circuit based upon high-precision, fast probability calculation in consideration of inter-signal correlation.

CONSTITUTION: The difference $P_e - P_a$ between the strict value P_e of a probability quantity attached to an output node, which is represented by the probability (signal probability) that the logical value of the output node of each logic gate becomes 1 and the probability (switching probability) that the logical value of the output node of each logic gate varies and a value P_a calculated while the inputs of logic gates are considered to be all independent of each other is expanded into a series as to the probability quantity corresponding to the input signal of the whole circuit, and a finite number of terms are found as correction terms, and the value obtained by adding the correction terms to the value P_a is used as an approximate value of the probability quantity to evaluate the electric power of the integrated circuit.



LEGAL STATUS

[Date of request for examination]

08.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3213198

[Date of registration]

19.07.2001

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-249372

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 17/50			G 0 6 F 15/60	6 6 6 Z
17/00		9168-5L	15/20	D

審査請求 未請求 請求項の数10 O L (全 43 頁)

(21) 出願番号 特願平7-55867

(22) 出願日 平成7年(1995)3月15日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 内野 琢

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72) 発明者 三橋 隆

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

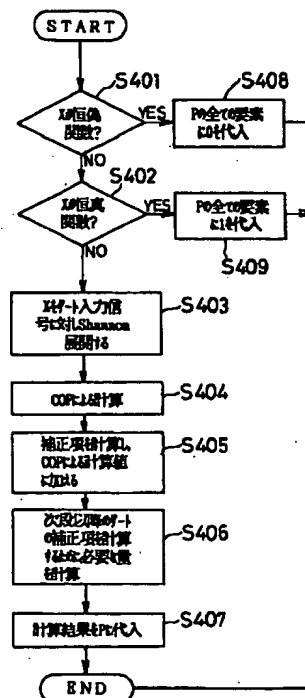
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 集積回路の電力評価方法

(57) 【要約】

【目的】 信号間相関を考慮した、高精度かつ高速な確率計算に基づく集積回路の電力評価方法を提供することを目的とする。

【構成】 各論理ゲートの出力ノードの論理値が1になる確率（以下、信号確率と記す）、及び、各論理ゲートの出力ノードの論理値が変化する確率（以下、スイッチング確率と記す）に代表される出力ノードに付随する確率量に対して、その確率量の厳密な値 P_0 と、論理ゲートの入力を全て独立として計算した値 P_1 との差 P_2 、 $-P_2$ を、回路全体の入力信号に対応する当該確率量に関して級数展開し、そのうちの有限個の項を補正項として求め、前記 P_0 の値にその補正項を加えたものを上記確率量の近似値として集積回路の電力評価を行う。



【特許請求の範囲】

【請求項1】 複数の論理ゲートを接続して構成される論理回路を備える集積回路の電力の評価を行う方法において、

各論理ゲートの出力ノードの論理値が1になる確率（以下、信号確率と記す）、及び、各論理ゲートの出力ノードの論理値が変化する確率（以下、スイッチング確率と記す）に代表される出力ノードに付随する確率量に対して、その確率量の厳密な値 P_0 と、論理ゲートの入力を全て独立として計算した値 P_1 との差 $P_1 - P_0$ を、回路全体の入力信号に対応する当該確率量に関して級数展開し、

そのうちの有限個の項を補正項として求め、前記 P_1 の値にその補正項を加えたものを上記確率量の近似値として集積回路の電力評価を行うことを特徴とする集積回路の電力評価方法。

【請求項2】 複数の論理ゲートを接続して構成される論理回路を備える集積回路の電力の評価を行う方法において、

前記論理回路を複数の論理ゲートから構成される論理モジュールの集合に分割し、

前記各論理モジュールに属する各ノードの論理値をその論理モジュールの入力信号の論理関数として表し、信号確率やスイッチング確率に代表されるそのノードに付随する確率量に対して、その確率量の厳密な値 P_0 と、論理モジュールの入力を全て独立として計算した値 P_1 との差 $P_1 - P_0$ を、回路全体の入力信号に対応する当該確率量に関して級数展開し、

そのうちの有限個の項を補正項として求め、前記 P_1 の値にその補正項を加えたものを上記確率量の近似値として集積回路の電力評価を行うことを特徴とする集積回路の電力評価方法。

【請求項3】 前記論理回路の任意のノードのスイッチング確率に、そのノードの駆動容量と電源電圧の2乗とクロック周波数を乗じた値を、そのノードの充放電に

よる消費電力として集積回路の電力評価を行うことを特徴とする請求項1又は請求項2記載の集積回路の電力評価方法。

【請求項4】 前記論理回路の任意のゲートの任意の入力遷移パターンの起こる確率に、その入力遷移パターンが起こった場合の1遷移あたりの消費電力を乗じた値を、そのゲートにおける当該入力遷移による平均消費電力として集積回路の電力評価を行うことを特徴とする請求項1又は請求項2記載の集積回路の電力評価方法。

【請求項5】 集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、前記集積回路内のゲートの入力となっている複数の信号間の最小遅延時間差を決定し、

この決定された最小遅延時間差によりゲート入力をグループ分けし、

このグループ分けされた各々のグループに対する相関を考慮した確率計算を行い、この確率計算されたゲート入力に関する確率を用いて、そのゲートの出力に関する確率を計算することを特徴とする集積回路の電力評価方法。

【請求項6】 集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、2つ以上のノードが同一の信号に依存している場合に、この信号の確率に関するMarkov性を仮定して、前記信号からそれらのノードに到達するまでの最小遅延時間差が十分に大きい場合に、規定された最大許容誤差内でそれらのノード間の前記信号に関する相関を無視することを特徴とする集積回路の電力評価方法。

【請求項7】 集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、2つ以上のノードが同一の信号Xに依存している場合に、信号Xの論理値に関する確率が、規定された最大許容誤差をError、

【外1】

信号Xが論理値0をとる確率を $P(\bar{X})$ 、

信号Xが論理値1をとる確率を $P(X)$ としたときに、

$$P(\bar{X})P(X) \leq \text{Error}$$

の条件を満たす場合に、規定された最大許容誤差内でそれらのノード間の信号Xに関する相関を無視することを特徴とする集積回路の電力評価方法。

【請求項8】 集積回路の消費電力を予測してその評価を行う方法において、一次入力端子に時系列的に与えられる入力パターンの集合を時間的区間で分割するステップと、各時間区間ごとの一次入力端子に与えられるパターンの統計・確率的特性を計算するステップと、各時間区間の消費電力を当該統計・確率特性より算出す

るステップと、各時間区間の算出された消費電力を時系列的に配列するステップと、

を行うことを特徴とする集積回路の電力評価方法。

【請求項9】 論理回路の入力端子に統計・確率量を与え、当該確率量の伝搬を評価することにより集積回路の電力を評価する方法において、対象回路の入力端子に与えられる入力信号または入力信号特性を用いて電力評価を行う前に、当該集積回路の回路構造または回路動作の記述を入力し、電力予測に必要な

とする評価式またはデータ構造に変換して記憶装置に格納し、該評価式またはデータ構造を電力予測に複数回利用する事の特徴とする集積回路の電力評価方法。

【請求項10】 集積回路の電力評価方法において、評価の単位となる集積回路の部分回路を着目した回路系統ごとに分類し、所望の部分回路の集合に対して消費電力および電源電流を出力できる事の特徴とする集積回路の電力評価方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は集積回路の電力の評価方法に関し、特に、集積回路内の論理回路の信号確率やスイッチング確率等を用いて集積回路の電力の評価を行う方法に関する。

【0002】

【従来の技術】 集積回路、特に、CMOS集積回路内の消費電力の原因は大別して、リーク電流による消費電力、貫通電流による消費電力、充放電による消費電力が挙げられる。

【0003】 これらのうち、リーク電流による消費電力、貫通電流による消費電力の2つの原因による消費電力は充放電による消費電力に比べて無視できるほど小さい。従って、消費電力を見積もるときには、第一に充放電による効果を調べるのが効果的である。ここで、充放電による消費電力とは、回路内のひと続きの配線（以下、ネットまたはノードと呼ぶ）の電位の変化（以下、スイッチングと呼ぶ）により、そのノードの駆動する容量に対して充放電が起こったときに流れる電流によって消費される電力のことである。ノードZにおける充放電による平均の消費電力 $P_{ow}(Z)$ はおおよそ次の式で見積もることが出来る。

【0004】

【数1】

$$P_{ow}(Z) = \frac{1}{2} V_{DD}^2 C_Z D(Z) \quad (1)$$

ここで V_{DD} は電源電圧、 C_Z はノードZの駆動する容量、 $D(Z)$ はノードZにおける単位時間あたりのスイッチングの回数の平均値（以下、遷移密度と呼ぶ）である。

【0005】 特に、回路がクロックに同期して動作している場合には式(1)は、

【数2】

$$P_{ow}(Z) = f V_{DD}^2 C_Z N(Z) \quad (2)$$

と書ける。ここで f はクロック周波数、 $N(Z)$ はノードZにおける1クロックあたりの平均充放電回数である。式(1)により、 V_{DD} 、 C_Z が知られている場合には $D(Z)$ を求めることにより、消費電力を見積もることが出来る。従って遷移密度 $D(Z)$ を見積もることが消

費電力予測の中心課題となる。この遷移密度を見積もる方法は、第1の方法としてシミュレーションに基づく方法と、第2の方法として確率計算に基づく方法とがある。

【0006】 第1の方法では、論理回路の入力端子（以下、プライマリー・インプットと呼ぶ）へ入力パターンデータ（以下、テストベクトルと呼ぶ）を入力し、回路内の各ノードにおけるスイッチングの回数を計測することによって遷移密度を見積もる。この方法では流すテストベクトルの長さが長いほど精度が上がるがそのために費やす時間はそれだけ大きくなる。

【0007】 第2の方法では、実際にテストベクトルを流さずに、各プライマリー・インプットの遷移密度に関する情報のみを与え、確率計算により遷移密度の内部ノードへの伝播を見積もる。即ち、回路全体の入力（以後これをプライマリー・インプットと呼ぶ）に関する確率量、例えば信号の論理値が1になる信号確率や信号の論理値が変化する確率であるスイッチング確率を入力としてその内部ノードへの伝播を調べ、各ノードでのスイッチング確率 P_{sw} を計算し、

$$P_{ow} = P_{sw} P_{ow} (/switch) \quad (3)$$

という式に従って消費電力 P_{ower} を求める方法である。ただし、 P_{sw} は信号の論理値が変化する確率（スイッチング確率、または動作確率ともいう）であり、 $P_{ow} (/switch)$ は1回の信号の変化に伴う消費電力である。この方法は原理的にはテストベクトルを必要とせず、実行時間は比較的短い、信号の再収斂、順序回路、及び内部浮遊ノードを取り扱うのに問題がある。

【0008】 信号の再収斂とは、あるノードがいくつかの論理ゲートの入力ノードとなっており、それらの論理ゲートの出力を次々に辿っていくとある同一の論理ゲートの入力となっていることをいう。このときにはその論理ゲートの入力のうち相異なる二つの入力ノードで同一のプライマリー・インプットに依存するものが存在することになる。一般に、相異なる二つのノードA、Bの依存するプライマリー・インプットの集合が空でない共通部分をもつならば、A、B間には信号間相関がある、或いは簡単に、A、B間には相関がある、という。従って、ある論理ゲートの入力ノードの中に信号間相関のある二つのノードが存在するならば、信号の再収斂が起きていることになる。このようなことが起きている場合にあるゲートの出力ノードの厳密な遷移密度を計算するためには、同一のノードから発した信号が異なる2つ以上の経路を通してそのゲートにたどり着いたかどうかを調べなくてはならず、もしそうになっている場合には計算複雑度が指数関数的に増大するために現実的な時間内で計算を実行することは一般に不可能となる。

【0009】 順序回路では、あるゲートの出力がめぐりめぐって同じゲートに入る場合が起こり、そのようなループ上のノードにおける遷移密度は自分自身に依存する

ことになり、入力から出力への遷移密度の伝播という概念ではとらえきれなくなり、遷移密度計算が困難になる。

【0010】内部浮遊ノードはハイ・インピーダンス状態などの不確定論理値をもたらす、やはり遷移密度計算を困難にする。

【0011】このうち原理的に最も重要であるのが信号の再収斂の問題である。これを厳密に解こうとすると指数関数的な計算時間を必要とすることが知られており、現実には実行不可能である。そのために近似的な方法に頼るしかないが、そのような方法として現在までに次のようなアルゴリズムが提案されている。

【0012】(i) COP

(ii) DWAA (Dynamic Weighted Averaging Algorithm)

(iii) CCM (Correlation Coefficient Method)

第1の方法であるCOPとは各ゲートの入力を全て独立とみなす方法である。従って信号間相関は全く無視してしまうことになり、上記の方法中、精度的には最悪であるが実行時間は最も小さい。

【0013】第2の方法であるDWAAとは信号間相関を起こしている各ノードの論理値を0, 1に固定してCOPを適用する方法であり、信号間相関の第一次の効果を考慮に入れている。この方法はS. Ercolani, M. Favalli, M. Damiani, P. Olivo, B. Ricco, "Estimate of Signal Probability in Combinational Logic Networks", European Test Conf., pp. 132-138, 1989. (以下、この論文をEFDORと呼んで参照する)で紹介され、COPよりも精度がよい。

【0014】第3の方法であるCCMはDWAAと同じ論文EFDORで初めて紹介され、R. Marculescu, D. Marculescu, M. Pedram, "Switching Activity Analysis Considering Spatiotemporal Correlations" International Conference on CAD-94, pp. 294-299, 1994. (以下、この論文をMMPと呼んで参照する)で確立された方法であり、上に述べた方法の中で最も精度が高い。この方法は、ノード間の信号間相関の度合いを相関係数という量で表し、3つ以上のノード間の相関係数を2つのノード間の相関係数の積で近似することにより、計算を行っている。CCMはCOPやDWAAよりも精度が良いが多少時間がかかるのが難点である。しかし精度が良いといってもまだ不十分であり、論文MMPでは回路分割をしてCCMとBDDを組み合わせることにより精度を向上させることを提案している。しかし、そのときの計算複雑度はかなり大きなものになり、シミュレーションを実行した方が効率が良い場合があることが予想される。これでは確率計算に基づく方法の長所が全く失われてしまう恐れがある。

【0015】また、確率に基づく方法は精度の入力データ依存性が強く、遅延時間についても考慮されてい

ない。しかし時間的に離れた信号は独立とみなせる (F.N. Najm, "Improved Estimation of the Switching Activity for Reliability Prediction in VLSI Circuits", Custom Integrated Circuits Conf., pp. 429-432, 1994.) ので遅延時間差が大きい信号間の相関を無視できる場合がある。しかしこの論文には信号間相関を無視できるような時間的距離が提示されていない。

【0016】ところで、実際のLSIの動作を解析するには平均電力だけでなく瞬時電力も知る必要がある。たとえば電源電圧変動に起因するノイズの問題を解析するには瞬時電力または瞬時電流が必要となる。しかし、時間のかかるシミュレーションを用いた手法はあるものの、シミュレーションを用いない瞬時電力の計算法はまだ具体的に開発されていない。Najm等による "Probabilistic simulation for reliability analysis of CMOS VLSI circuits." IEEE Trans. CAD 9(4), pp. 439-450, April, 1990、やR. Burchによる "Pattern-Independent Current Estimation for Reliability Analysis of CMOS Circuits", pp. 294-299, 25th DA Conf., 1988. などがあるが、確率波形という概念を用いて計算している。しかし実際のLSIの設計においては、CPUならばプログラム、信号処理用のLSIならば入力データと言うように具体的な入力パターンによる電流や瞬時電力の変化を知る必要がある。特に、電源系のノイズなどを考える場合は電源系の短時間の振る舞いが分からなければならない。従来提案されている手法はこれらの目的には不十分なものであった。

【0017】

【発明が解決しようとする課題】以上のように、シミュレーションに基づく方法は、テストベクトルを多く入力すれば精度は向上するが大量の時間を要する。その一方、確率計算に基づく方法は比較的短時間で実行可能であるが、精度的に問題があり、この精度の入力データに依存するため、誤差を規定することが難しいという問題点があった。

【0018】本発明は、上記問題点を解決するためになされたものであり、その目的とするところは、高精度かつ短時間で効率よく実行できる集積回路の電力評価方法を提供する事にある。

【0019】

【課題を解決するための手段】上記目的を達成するため、第1の発明の第1の構成は、複数の論理ゲートを接続して構成される論理回路を備える集積回路の電力の評価を行う方法において、各論理ゲートの出力ノードの論理値が1になる確率 (以下、信号確率と記す)、及び、各論理ゲートの出力ノードの論理値が変化する確率 (以下、スイッチング確率と記す) に代表される出力ノードに付随する確率量に対して、その確率量の厳密な値 P と、論理ゲートの入力を全て独立として計算した値 P_0 との差 $P - P_0$ を、回路全体の入力信号に対応する

当該確率量に関して級数展開し、そのうちの有限個の項を補正項として求め、前記 P_0 の値にその補正項を加えたものを上記確率量の近似値として集積回路の電力評価を行うことを特徴とする。

【0020】また、第1の発明の第2の構成は、複数の論理ゲートを接続して構成される論理回路を備える集積回路の電力の評価を行う方法において、前記論理回路を複数の論理ゲートから構成される論理モジュールの集合に分割し、前記各論理モジュールに属する各ノードの論理値をその論理モジュールの入力信号の論理関数として表し、信号確率やスイッチング確率に代表されるそのノードに付随する確率量に対して、その確率量の厳密な値 P_0 と、論理モジュールの入力を全て独立として計算した値 P_0 との差 $P_0 - P_0$ を、回路全体の入力信号に対応する当該確率量に関して級数展開し、そのうちの有限個の項を補正項として求め、前記 P_0 の値にその補正項を加えたものを上記確率量の近似値として集積回路の電力評価を行うことを特徴とする。

【0021】ここで、前記論理回路の任意のノードのスイッチング確率に、そのノードの駆動容量と電源電圧の2乗とクロック周波数を乗じた値を、そのノードの充放電による消費電力として集積回路の電力評価を行うことが好ましい。

【0022】また、前記論理回路の任意のゲートの任意の入力遷移パターンの起こる確率に、その入力遷移パターンが起こった場合の1遷移あたりの消費電力を乗じた

値を、そのゲートにおける当該入力遷移による平均消費電力として集積回路の電力評価を行うことが好ましい。

【0023】また、第2の発明の第1の構成は、集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、前記集積回路内のゲートの入力となっている複数の信号間の最小遅延時間差を決定し、この決定された最小遅延時間差によりゲート入力をグループ分けし、このグループ分けされた各々のグループに対する相関を考慮した確率計算を行い、この確率計算されたゲート入力に関する確率を用いて、そのゲートの出力に関する確率を計算することを特徴とする。

【0024】また、第2の発明の第2の構成は、集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、2つ以上のノードが同一の信号に依存している場合に、この信号の確率に関するMarkov性を仮定して、前記信号からそれらのノードに到達するまでの最小遅延時間差が十分に大きい場合に、規定された最大許容誤差内でそれらのノード間の前記信号に関する相関を無視することを特徴とする。

【0025】また、第2の発明の第3の構成は、集積回路の動作確率を計算することにより、前記集積回路の電力を評価する方法において、2つ以上のノードが同一の信号Xに依存している場合に、信号Xの論理値に関する確率が、規定された最大許容誤差をError、

【外2】

信号Xが論理値0をとる確率を $P(\bar{X})$ 、

信号Xが論理値1をとる確率を $P(X)$ としたときに、

$$P(\bar{X})P(X) \leq \text{Error}$$

の条件を満たす場合に、規定された最大許容誤差内でそれらのノード間の信号Xに関する相関を無視することを特徴とする。

【0026】また、第3の発明の第1の構成は、集積回路の消費電力を予測してその評価を行う方法において、一次入力端子に時系列的に与えられる入力パターンの集合を時間的区間で分割するステップと、各時間区間ごとの一次入力端子に与えられるパターンの統計・確率的特性を計算するステップと、各時間区間の消費電力を当該統計・確率特性より算出するステップと、各時間区間の算出された消費電力を時系列的に配列するステップと、を行うことを特徴とする。

【0027】また、第3の発明の第2の構成は、論理回路の入力端子に統計・確率量を与え、当該確率量の伝搬を評価することにより集積回路の電力を評価する方法において、対象回路の入力端子に与えられる入力信号または入力信号特性を用いて電力評価を行う前に、当該集積回路の回路構造または回路動作の記述を入力し、電力予測に必要とする評価式またはデータ構造に変換して記憶

装置に格納し、該評価式またはデータ構造を電力予測に複数回利用する事を特徴とする。

【0028】また、第3の発明の第3の構成は、集積回路の電力評価方法において、評価の単位となる集積回路の部分回路を着目した回路系統ごとに分類し、所望の部分回路の集合に対して消費電力および電源電流を出力できる事を特徴とする。

【0029】

【作用】第1の発明の構成によれば、各ゲートの入力を独立とみなして計算された確率量を補正することにより、高精度、かつ高速に、組み合わせ論理回路の各ノードに対する信号確率、スイッチング確率の計算が実行できる。さらに回路分割を行い、BDDを使用することにより、精度を高めることも可能である。

【0030】第2の発明の構成によれば、遅延時間差および入力の確率値を考慮して規定された最大許容誤差内で信号間相関を無視することにより論理回路の動作確率の計算を軽減できる。

【0031】更に、第3の発明の構成によれば、回路シ

ミュレータや論理シミュレータを用い長時間の計算をする事なく論理回路内部での時々刻々変化する電力を知る事ができる。さらに第3の発明により電力計算に必要な時間がシミュレータ方式と比較して大きく節約可能となる。また時間区間の精細度を調整する事によって所望の精度で電力の変化を調べる事ができる。また、各時間区間ごとに繰り返し計算するべき処理を一度にまとめて処理できるため計算効率向上が図れる。更に、設計者は任意の部分回路の消費電力を評価・比較する事が可能となる。

【0032】

【実施例】以下に本発明に係る集積回路の電力評価方法の実施例を図面を参照しながら説明する。

【0033】第1実施例

以下、第1の発明に関する実施例について説明する。ここでは、まず本発明を理解するために必要な諸定義について述べてから実施例について述べることにする。第1実施例では本発明を信号確率に適用した場合について述べ、第2実施例では本発明をスイッチング確率に適用した場合について述べる。また、第3実施例では第1実施例、第2実施例の方法によるノード、およびゲートの消費電力見積方法を示し、第4実施例では第3実施例の見積方法を利用した論理回路最適化の例を示す。

$$P\left(\prod_{i=1}^n \prod_{j=1}^{n_i} x_i^{\alpha_{ij}}(t_{ij})\right) = P\left(\prod_{i=1}^n \prod_{j=1}^{n_i} x_i^{\alpha_{ij}}(t_{ij}+t)\right) \quad (4)$$

が任意の時刻 $t, t_{ij} (j=1, \dots, n_i; i=1, \dots, n)$ 、および $\alpha_{ij}=0, 1 (j=1, \dots, n_i; i=1, \dots, n)$ に対して成り立つことを意味する。

【外3】

ただし、プライマリー・インプット $x_i (i=1, \dots, n)$ に対して $x_i^0 \stackrel{\text{def}}{=} \overline{x_i}$ 、 $x_i^1 \stackrel{\text{def}}{=} x_i$ と定義する。ここで $\overline{x_i}$ は x_i の論理否定を表す。また、任意

の論理関数 X に対して X が論理値1を持つ確率を $P(X)$ と記述し、これを論理関数 X に対する確率と呼ぶことにする。この仮定により特に一つの時刻にのみ依存する任意の論理関数 $X(t)$ に対して $P(X(t))$ は時刻 t に依存しないことがいえる。よって $P(X(t))$ を

【0034】以下でいう論理回路とは、順序回路を含まない組み合わせ論理回路のことをいう。この論理回路のプライマリー・インプットの個数を n とし、それらを x_1, \dots, x_n と記述する。プライマリー・インプット $x_i (i=1, \dots, n)$ の時刻 t における論理値を $x_i(t)$ と書く。時刻に対する依存性を無視して x_i と書くこともある。従って x_i という記号はプライマリー・インプットの名前とその論理値の両方に用いられるが、その区別は重要ではない場合が多いので混乱はない。一般に論理回路の任意のノードはプライマリー・インプット x_1, \dots, x_n の論理関数となるがそれらについても同様である。すなわち、ノード Z に対して Z という記号はそのノードの名前と時刻を無視した論理値の双方の意味を持つ。以下では断り無しに論理関数といえばプライマリー・インプット x_1, \dots, x_n の論理関数のことをいう。

【0035】論理回路とプライマリー・インプットに対して次の3つの事柄を仮定する。

- 【0036】(1) 確率の時間並進不変性
- (2) プライマリー・インプットの相互独立性
- (3) 遅延時間0

【0037】仮定(1)は、

【数3】

$P(X)$ と書くことにする。また、二つ以上の時刻に依存する論理関数に対する確率は時刻の差のみに依存することがいえる。

【0038】仮定(2)は、

【数4】

$$P\left(\prod_{i=1}^n \prod_{j=1}^{n_i} x_i^{\alpha_{ij}}(t_{ij})\right) = \prod_{i=1}^n P\left(\prod_{j=1}^{n_i} x_i^{\alpha_{ij}}(t_{ij})\right) \quad (5)$$

が任意の時刻 $t_{ij} (j=1, \dots, n_i; i=1, \dots, n)$ 、および $\alpha_{ij}=0, 1 (j=1, \dots, n_i; i=1, \dots, n)$ に対して成り立つことを意味する。ただし、同一のプライマリー・インプットの時間に関する独立性は仮定されていないので、例えば時刻 t_1, t_2 に対して $P(x_1(t_1) x_1(t_2))$ とは一般に異なる。

【0039】仮定(3)は、論理回路の内部ノードのある時刻での論理値は、同じ時刻でのプライマリー・イン

プットの論理値によって定まることを意味する。すなわち、回路中の任意のノード Z の時刻 t での論理値はただ一つの時間にのみ依存し、 $Z(t)$ と書くことができる。従って任意のノード Z に対する時刻 t での確率は $P(Z)$ と書ける。これをノード Z の信号確率と呼ぶ。

【0040】回路中のノードのようにただ一つの時刻のみ依存する任意の論理関数 $X(t)$ を積和形式で表すと

【数5】

$$X(t) = \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 x_1^{\alpha_1}(t) \cdots x_n^{\alpha_n}(t) X_{1 \cdots n}^{\alpha_1 \cdots \alpha_n} \quad (6)$$

【外4】

となる。ここで係数 $X_{1 \cdots n}^{\alpha_1 \cdots \alpha_n}$ は時刻 t に依存せず、恒等的に 0 または 1 の論理値をとる。式(39)と次に述べる定理は以下の文章で ライマリー・インプットの任意の論理関数とすると任意の t_1, t_2 に対して

【0041】定理0. 1

【数6】

$X(t), Y(t)$ をただ1つの時刻のみに依存するブ

$$P(X(t_1) Y(t_2)) = P(X(t_2) Y(t_1)) \quad (7)$$

が成り立つ。

n に対して

【0042】(証明) X, Y を積和形式に展開して式(3

【数7】

9)の形で表すと、この定理は任意の $i (i=1, \cdots,$

$$P(\overline{x_1(t_1)} x_1(t_2)) = P(\overline{x_1(t_2)} x_1(t_1)) \quad (8)$$

を証明することに帰着する。ところで、

$$\overline{x_1(t_1)} x_1(t_2) + x_1(t_1) x_1(t_2) = x_1(t_2) \quad (9)$$

$$\overline{x_1(t_2)} x_1(t_1) + x_1(t_2) x_1(t_1) = x_1(t_1) \quad (10)$$

が成り立ち、 $P(x_1(t))$ が時刻 t に依存しないこと 【数8】

を用いると、

$$\begin{aligned} P(x_1) &= P(\overline{x_1(t_1)} x_1(t_2)) + P(x_1(t_1) x_1(t_2)) \\ &= P(\overline{x_1(t_2)} x_1(t_1)) + P(x_1(t_2) x_1(t_1)) \end{aligned} \quad (11)$$

が成り立つことがわかる。従って

$$P(\overline{x_1(t_1)} x_1(t_2)) = P(\overline{x_1(t_2)} x_1(t_1)) \quad (12)$$

が成り立つ。

理関数とすると

(証明終)

【数9】

x_1 を任意のプライマリー・インプット、 X を任意の論

$$X = \overline{x_1} X_1^0 + x_1 X_1^1 \quad (13)$$

と書くことができる。ただし、 $X_1^0 (X_1^1)$ では X で $x_1 = 0 (x_1 = 1)$

とおいた論理関数を表す。すなわち

$$X_1^0 \stackrel{\text{def}}{=} X|_{x_1=0}, \quad X_1^1 \stackrel{\text{def}}{=} X|_{x_1=1} \quad (14)$$

式(46)をプライマリー・インプット x_1 に関する X の Sh

【外5】

annon 展開という。また

X_i^α ($\alpha = 0, 1$) を X の x_i に関する Shannon 展開の係数 (cofactor) と呼ぶ。ここで、 X に対する上付きの添え字 0, 1 は論理的な否定や肯定を意味するものではないことに注意された【外 6】

て x_i^0 は論理否定 $\overline{x_i}$ を意味するが X_i^0 は $\overline{X_i}$ を意味するものではない。このように同じ記号を使うのはまぎらわしいが、今の場合 X_i という量が定義されていないので間違いを犯すことは少ない。以下の文においてもこの記号の意味の判断に迷うことは希であろう。【0044】 τ をその時間内で高々一回しかスイッチングの起こらないような時間間隔と【外 7】

【0043】 次にスイッチング確率の定義とその遷移

する。このとき任意のノード Z に対し、 $P(Z(t+\tau) \overline{Z(t)})$ は時刻 t から時刻 $t+\tau$ の間にノード Z の論理値が 0 から 1 へ変化する確率を表す。上述の仮定 (1) により $P(Z(t+\tau) \overline{Z(t)})$ は時刻 t には依存せず、 τ のみに依存し、 $P(Z(\tau) \overline{Z(0)})$ に等しい。同様に $P(\overline{Z(t+\tau)} Z(t))$ は時刻 t から時刻 $t+\tau$ の間にノード Z の論理値が 1 から 0 へ変化する確率を表わし、これは $P(\overline{Z(\tau)} Z(0))$ に等しい。ノード Z の時間間隔 τ に対するスイッチング確率 $P_{sw}(Z; \tau)$ を時間が間に論理値の変化する確率として定義する。従って【数 10】

$$P_{sw}(Z; \tau) \stackrel{\text{def}}{=} P(Z(\tau) \overline{Z(0)}) + P(\overline{Z(\tau)} Z(0)) \quad (15)$$

となる。式 (15) は仮定 (1) から導かれる恒等式

$$\begin{aligned} P(Z) &= P(Z(\tau) \overline{Z(0)}) + P(Z(\tau) Z(0)) \\ &= P(\overline{Z(\tau)} Z(0)) + P(Z(\tau) Z(0)) \end{aligned} \quad (16)$$

により

$$P_{sw}(Z; \tau) = 2P(Z(\tau) \overline{Z(0)}) \quad (17)$$

と書くことが出来る。うな関係にある。

【0045】 スwitchング確率は時間 τ の間に起こる スwitchングの回数の平均値であり遷移密度と次のよ【0046】 【数 11】

$$D(Z) = \lim_{\tau \rightarrow 0} \frac{P_{sw}(Z; \tau)}{\tau} \quad (18)$$

なお、以上の記述では論理回路として暗に CMOS 論理回路を想定しているため、スイッチング確率に注目しているが、ダイナミック回路やレシオ型の回路においては信号確率によって消費電力を見積もることができる。

【0047】 次に、本発明 (以下、BAM と呼ぶ) による信号確率の計算方法を示す。

【0048】 (1) まず最初に Z が 2 入力 AND ゲートの出力ノードである場合について説明する。このゲートの入力ノードを A, B とすると、明らかに $Z = AB$ (19) の関係がある。式 (6) を A, B に対して適用すると【数 12】

$$P(Z) = P(AB)$$

$$= \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 P(x_1^{\alpha_1} x_1^{\beta_1})$$

$$\cdots P(x_n^{\alpha_n} x_n^{\beta_n}) A_1^{\alpha_1} \cdots \alpha_n B_1^{\beta_1} \cdots \beta_n \quad (20)$$

となる。式(20)は2入力ANDゲートの出力の信号確率を表す厳密な式であるが、それを直接計算することは既に述べたようにNP困難である。従って厳密に計算することはあきらめて、何らかの近似をする必要がある。最も簡単な近似法は論理ゲートの入力を全て独立とみなしてしまうCOPであるが、実験してみるとわかるようにCOPによる近似はあまり精度が良くない。従って、も

う一段高い精度を得ることのできる近似方法が必要になる。そのために厳密な信号確率 $P(AB)$ とそのCOPによる近似 $P(A)P(B)$ との違いを調べる。A, Bを式(6)のように積和形式で表し、 $P(A)$, $P(B)$ を計算して積をとると

【数13】

$$P(A)P(B)$$

$$= \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 P(x_1^{\alpha_1}) P(x_1^{\beta_1})$$

$$\cdots P(x_n^{\alpha_n}) P(x_n^{\beta_n}) A_1^{\alpha_1} \cdots \alpha_n B_1^{\beta_1} \cdots \beta_n \quad (21)$$

となる。ここで、

$$x_1^{\alpha\beta} \stackrel{\text{def}}{=} P(x_1^{\alpha} x_1^{\beta}), \quad \eta_1^{\alpha\beta} \stackrel{\text{def}}{=} P(x_1^{\alpha}) P(x_1^{\beta}) \quad (22)$$

とおき、シンボリックな変数 $x_1^{\alpha\beta}$ により、関数Fを

$$F = F(x) \stackrel{\text{def}}{=} \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 x_1^{\alpha_1\beta_1}$$

$$\cdots x_n^{\alpha_n\beta_n} A_1^{\alpha_1} \cdots \alpha_n B_1^{\beta_1} \cdots \beta_n \quad (23)$$

と定めると

$$P(AB) = F(x), \quad P(A)P(B) = F(\eta) \quad (24)$$

となる。従って $P(AB)$ と $P(A)P(B)$ の差は 【数15】

$$P(AB) - P(A)P(B) = F(x) - F(\eta) \quad (25)$$

と表すことができる。この式をTaylor展開し、その第一 【数16】

次までの項をとると、

$$P(AB) - P(A)P(B)$$

$$\simeq \sum_{i=1}^n \sum_{\alpha=0}^1 \sum_{\beta=0}^1 (x_i^{\alpha\beta} - \eta_i^{\alpha\beta}) \frac{\partial F}{\partial \eta_i^{\alpha\beta}}(\eta) \quad (26)$$

となる。この式の右辺をもっと簡単な式で表すために、 $F(\eta) = P(A)P(B)$ の右辺のA, Bを x_1 に関

$$\begin{aligned}
 F(\eta) &= P(A) P(B) \\
 &= \sum_{\alpha=0}^1 \sum_{\beta=0}^1 P(x_1^\alpha) P(x_1^\beta) P(A_1^\alpha) P(B_1^\beta) \\
 &= \sum_{\alpha=0}^1 \sum_{\beta=0}^1 \eta_1^{\alpha\beta} P(A_1^\alpha) P(B_1^\beta) \quad (27)
 \end{aligned}$$

となるので、

$$\frac{\partial F}{\partial \eta_1^{\alpha\beta}}(\eta) = P(A_1^\alpha) P(B_1^\beta) \quad (28)$$

であることがわかる。ただし、 A_1^α は A の x_1 に関するShannon 展開

$$A = \overline{x_1} A_1^0 + x_1 A_1^1 \quad (29)$$

の係数 (cofactor) である。B についても同様である。また、

$$\begin{aligned}
 x_1^{\alpha\beta} - \eta_1^{\alpha\beta} &= P(x_1^\alpha x_1^\beta) - P(x_1^\alpha) P(x_1^\beta) \\
 &= \delta^{\alpha\beta} P(x_1^\alpha) - P(x_1^\alpha) P(x_1^\beta) \\
 &= (-1)^{\alpha+\beta} P(x_1) P(\overline{x_1}) \quad (30)
 \end{aligned}$$

であるので、結局式(25)は

$$\begin{aligned}
 P(Z) &\simeq P(A) P(B) + \sum_{i=1}^n P(x_i) P(\overline{x_i}) \\
 &\quad \times (P(A_i^0) - P(A_i^1)) (P(B_i^0) - P(B_i^1)) \quad (31)
 \end{aligned}$$

となる。この式によれば $P(Z)$ の近似値を計算するためにはゲート入力 A, B 【外8】

に関して $P(A), P(A_i^\alpha), P(B), P(B_i^\alpha)$ ($i=1, \dots, n; \alpha=0, 1$) という、それぞれ $2n+1$ 個の数値が与えられていれば良いことがわかる。出力ノード Z も他のゲートの入力になっている可能性があるため、 $P(Z)$

【数18】 の他に $P(Z_i^\alpha)$ を計算しておく必要がある。

$$Z = AB$$

$$\begin{aligned} &= (\overline{x_1} A_1^0 + x_1 A_1^1) (\overline{x_1} B_1^0 + x_1 B_1^1) \\ &= \overline{x_1} A_1^0 B_1^0 + x_1 A_1^1 B_1^1 \end{aligned} \quad (32)$$

であるから、

$$Z_1^\alpha = A_1^\alpha B_1^\alpha \quad (\alpha = 0, 1), \quad (33)$$

従って

$$P(Z_1^\alpha) = P(A_1^\alpha B_1^\alpha) \quad (\alpha = 0, 1) \quad (34)$$

となり、 $P(Z)$ を計算したのと同様にTaylor展開する 【外9】
ことで計算できる。しか

し、この場合のTaylor展開の第一次の項は、例えばAに関して $P(A_{1j}^{\alpha\beta})$ となるが、それらに関する情報はノードAには与えられていない(Aに関して2種類の数値 $P(A)$ 、 $P(A_1^\alpha)$ のみが与えられている)。従って、Taylor展開の第

0次の項までとることになり、 【数19】

$$P(Z_1^\alpha) \simeq P(A_1^\alpha) P(B_1^\alpha) \quad (i=1, \dots, n; \alpha=0, 1) \quad (35)$$

により、 $P(Z_1^\alpha)$ を与えることにする。

式(31)、(35)が2入力ANDゲートに対するBAMの基 それぞれ $P(A) * P(B)$ 、 $P(A$
本式である。 【外10】

【0049】以下では式(31)および、式(35)の右辺をそ

$^\alpha) * P(B_1^\alpha)$ などと書くことにする。すなわち

【数20】

$$P(A) * P(B)$$

$$= P(A) P(B)$$

$$+ \sum_{i=1}^n P(x_1) P(x_1) (P(A_1^0) - P(A_1^1)) (P(B_1^0) - P(B_1^1)), \quad (36)$$

$$P(A_1^\alpha) * P(B_1^\alpha) = P(A_1^\alpha) P(B_1^\alpha) \quad (i=1, \dots, n; \alpha=0, 1) \quad (37)$$

このように各ノードに対して、そのノードの信号確率
($P(A)$)と、そのノードの各プライマリ・インプツ

トに関するShannon 展開の係数 (cofactor) に対す
【外 1 1】

る確率 ($P(A_i^a)$)を与えることによって、COPで計算された信号確率を補正
してゆくのがBAMの特徴である。

【0050】(2) BAMとCOPの異なる点は式(35)
の計算を行わなければならないことと、式(31)の右辺第
2項が存在することである。式(31)の右辺第1項は注目
する論理ゲートにCOPを適用して計算されたものに他
ならないので、式(31)の右辺第2項はそれに対する補正
項とみなされる。ここではこの補正項の意味について述

べる。この補正項の意味を一言で述べるとブール代数と
実数体の演算規則の違いに対する補正であるといえる。
それを説明するために簡単な例を挙げて説明する。

【0051】図2のような論理回路では

$$A = x_1 \cdot x_2, \quad B = x_2 \cdot x_3 \quad (38)$$

となっているのでZの厳密な信号確率 $P_{ext}(Z)$ は
【数 2 1】

$$\begin{aligned} P_{ext}(Z) &= P(AB) \\ &= P((x_1 \cdot x_2)(x_2 \cdot x_3)) \\ &= P(x_1) P(x_2) P(x_3) \end{aligned} \quad (39)$$

である。一方、COPによる近似値 $P_{cop}(Z)$ は

【数 2 2】

$$\begin{aligned} P_{cop}(Z) &= P(A) P(B) \\ &= (P(x_1) P(x_2)) (P(x_2) P(x_3)) \\ &= P(x_1) P(x_2)^2 P(x_3) \end{aligned} \quad (40)$$

となっている。 $P_{ext}(Z)$ と $P_{cop}(Z)$ の違いは式
(72)と式(73)の3行目から4行目へ移行するときのブー
ル代数で成り立つ関係

と実数体で成り立つ関係

$$P(x_2) P(x_2) = P(x_2)^2 \quad (42)$$

【外 1 2】

$$x_2 \cdot x_2 = x_2 \quad (41)$$

の違いにある。BAMによるCOPの補正項は今の場合 $P(x_2) P(\overline{x_2}) P$

$(x_1) P(x_3)$ であるから、BAMによるZの信号
確率の近似値 $P_{bam}(Z)$ は

【数 2 3】

$$\begin{aligned} P_{bam}(Z) &= P_{cop}(Z) + P(x_2) P(\overline{x_2}) P(x_1) P(x_3) \\ &= P(x_1) P(x_2)^2 P(x_3) + P(x_2) P(\overline{x_2}) P(x_1) P(x_3) \\ &= P(x_1) P(x_2) P(x_3) \end{aligned} \quad (43)$$

となり、厳密な値 $P_{ext}(Z)$ に一致する。この補正項
を書き直せば

【数 2 4】

$$\begin{aligned} &P(x_2) P(\overline{x_2}) P(x_1) P(x_3) \\ &= (P(x_2) - P(x_2)^2) P(x_1) P(x_3) \end{aligned} \quad (44)$$

であり、先に述べた x_2 に関するブール代数の演算と実
数の演算との差が現れる。つまり、この補正項は P_{cop}
(Z)の中に現れる $P(x_2)^2$ を $P_{ext}(Z)$ の中の
 $P(x_2)$ に引き戻す役割を演じているのである。

【0052】ここに挙げた論理回路ではBAMによる補
正が厳密な値を与えたが、一般の論理回路では必ずしも
そうなのではない。たとえば $P(x_1)^2 P(x_2)$
 2 という項がCOPで計算された信号確率の中に現れた

場合、COPを補正して厳密な信号確率を得るためには
 $P(x_1)^2$ と $P(x_2)^2$ とを同時にそれぞれ $P(x_1)$ 、 $P(x_2)$ に引き戻さねばならないが、BAMで
は各プライマリ・インプットに対して一度ずつしかこ
の引き戻しを実行しない。つまり、この場合のBAMに
よる補正項は

【数 2 5】

$$P(x_1) P(\overline{x_1}) P(x_2)^2 + P(x_2) P(\overline{x_2}) P(x_1)^2 \quad (45)$$

となり、これは一般には

【数 2 6】

$$P(x_1)P(x_2) - P(x_1)^2P(x_2)^2 \quad (46)$$

とは異なる。もし、この引き戻しも行いたいと思うならば式(26)でTaylor展開のより高次の項を考慮しなければならない。しかし、容易に分かるようにk次までのテラー展開をとった場合には信号確率の計算に $n^k G$ (G はゲート数)のオーダーの計算時間を要することになり、プライマリー・インプットの数 n が大きくなるにつれ、これはたとえば $k=2$ の場合ですら加速度的に増大

する。従って現実的な計算時間としては上に述べた $k=1$ の場合が適当なのである。

【0053】(3)次にZがインバーターの出力ノードである場合について説明する。インバーターの入力ノードをAとすると

【数27】

$$Z = \overline{A} \quad (47)$$

という関係があるので

$$P(Z) = 1 - P(A) \quad (48)$$

となる。また、

$$Z = \overline{A} = \overline{x_1} \overline{A_1^0} + x_1 \overline{A_1^1} \quad (i=1, \dots, n) \quad (49)$$

なので

$$Z_1^\alpha = \overline{A_1^\alpha} \quad (i=1, \dots, n; \alpha=0, 1), \quad (50)$$

従って

$$P(Z_1^\alpha) = 1 - P(A_1^\alpha) \quad (i=1, \dots, n; \alpha=0, 1) \quad (51)$$

となる。

【0054】全ての論理回路は2入力ANDゲートとインバーターで展開できるので式(31), (35), (48), (51)により、BAMによる計算を任意の論理回路に適用することができる。

【0055】(4)ここでBAMによる誤差を評価する。

【0056】

【外13】

式(31)は式(26)でTaylor展開の第2項を無視したため、 $x_1^{\alpha\beta} - \eta_1^{\alpha\beta}$ の2乗程度の誤差を持つ。ただし、 $x_1^{\alpha\beta}$ 、 $\eta_1^{\alpha\beta}$ は式(22)で定義されている。既に述べたように

【数28】

$$x_1^{\alpha\beta} - \eta_1^{\alpha\beta} = (-1)^{\alpha+\beta} P(x_1) P(\overline{x_1}) \quad (52)$$

であるから、 $P(x_1)$ が0と1の間の値しかとり得ないことを考慮すると

$$|x_1^{\alpha\beta} - \eta_1^{\alpha\beta}| \leq 0.25 \quad (53)$$

となる。ただし、等号は $P(x_1) = 0.5$ のときに成り立つ。従って、式(31)の誤差は $0.25^2 = 0.0625$ 程度である。同様に、式(35)の誤差は 0.25 程度

である。しかし、これは入力A, Bの信号確率 $P(A)$, $P(B)$ および

【外14】

cofactorに対する確率 $P(A_i^a)$, $P(B_i^a)$ ($i=1, \dots, n$; $a=0, 1$)

が厳密な値をもつ場合である。一般にはA, Bは他の論理ゲートの出力ノードとなっているのでそれらの信号確率、cofactorに対する確率は誤差をもつ。ここで任意のノードにおける誤差が信号確率に対して0.0625、cofactorに対して0.25の程度であることを証明する。

【0057】それを証明するには任意の論理ゲートの入力ノードがそのような誤差をもつと仮定してその出力ノ

ードが同様の誤差をもつことを証明すればよい(帰納法)。注目する論理ゲートがインバーターである場合には、入力と出力の誤差の大きさが同じであることは明らかであるから、2入力ANDゲートの場合を証明すればよい。式(31)の右辺第1項の誤差は仮定により0.0625の程度である。右辺第

【外15】

2項には $P(x_1)P(\bar{x}_1)$ という0.25程度の数が0.25程度の誤差を

もつA, Bのcofactorに対する確率に掛けられているので右辺第2項全体としては $0.25 \times 0.25 = 0.0625$ の程度の誤差をもつ。従って $P(Z)$ は0.0625の程度の誤差をもつ。一方、式(35)が0.25の程度の誤差をもつことは明かである。以上から2入力ANDゲートの出力ノードZの信号確率は0.0625の程度の誤差をもち、cofactorに対する確率は0.25の程度の誤差をもつことがいえた。従って帰納法により、すべてのノードの信号確率は0.0625の程度の誤差をもち、cofactorに対する確率は0.25の程度の誤差をもつことが証明された。

【0058】この証明は誤差の程度に関する評価であり、実際には誤差の蓄積が起こり、論理回路によっては

$$\begin{aligned} Z &= Z(A_1, \dots, A_m) \\ &= Z(A_1(x_1, \dots, x_n), \dots, A_m(x_1, \dots, x_n)) \end{aligned} \quad (54)$$

を意味する。Zをゲート入力に関する積和形式で表すと

【数30】

$$Z = \sum_{\alpha_1=0}^1 \dots \sum_{\alpha_m=0}^1 A_1^{\alpha_1} \dots A_m^{\alpha_m} Z_1^{\alpha_1} \dots Z_m^{\alpha_m} \quad (55)$$

となるので

$$P(Z) = \sum_{\alpha_1=0}^1 \dots \sum_{\alpha_m=0}^1 P(A_1^{\alpha_1} \dots A_m^{\alpha_m}) Z_1^{\alpha_1} \dots Z_m^{\alpha_m} \quad (56)$$

が成り立つ。 A_1, \dots, A_m の間に信号間相関がある場合があるので一般には

【数31】

上で予測された誤差を大きく上回る場合があることに注意しなければならない。

【0059】(5)以上ではZが2入力ANDゲートかインバーターの場合について述べたが、ここでは一般の論理ゲートに対するBAMの適用法を説明する。

【0060】Zが2入力ANDゲートやインバーターとは限らない一般の論理ゲートの出力ノードであるとし、そのゲートの入力を A_1, \dots, A_m とする。このときZは A_1, \dots, A_m の論理関数であると同時に A_a ($a=1, \dots, m$) を通じてプライマリ・インプットの論理関数でもある。関数記号で書くとこのことは

【数29】

$$P(A_1^{\alpha 1} \dots A_m^{\alpha m}) \neq P(A_1^{\alpha 1}) \dots P(A_m^{\alpha m}) \quad (57)$$

となっている。BAMを適用するために式(31)のAに $A_1^{\alpha 1}$ 、

Bに $A_2^{\alpha 2} \dots A_m^{\alpha m}$ を代入すると、

$$P(A_1^{\alpha 1} \dots A_m^{\alpha m}) \simeq P(A_1^{\alpha 1}) * P(A_2^{\alpha 2} \dots A_m^{\alpha m}) \quad (58)$$

となる。これを繰り返すことにより、

$$P(A_1^{\alpha 1} \dots A_m^{\alpha m}) \simeq P(A_1^{\alpha 1}) * P(A_2^{\alpha 2}) * (\dots * (P(A_{m-1}^{\alpha m-1}) * P(A_m^{\alpha m})) \dots) \quad (59)$$

を得る。演算「*」は結合律を満たさないで、この式は A_a ($a=1, \dots, m$)の番号付けに依存することになるが、このことについては後に述べることにして、とりあえずこの番号付けによる違いは無視することにする。以上の計算を実際に行うには次のようにShannon展開を用いばよい。Zの依存するゲート入力の一つをA

とすると、

【数32】

$$Z = \overline{A_a} Z_a^0 + A_a Z_a^1 \quad (60)$$

【外16】

のようにShannon展開できる。ここで Z_a^μ ($\mu=0, 1$)はZの A_a に関するShannon展開の係数(cofactor)である。これをZのプライマリー・インプットに関するShannon展開の係数と混同しないようにしなければならない。そのような混乱を避けるため、ゲート入力に関するShannon展開の係数に関しては上付きの添え字として μ, ν, \dots を用い、下付きの添え字として a, b, \dots を用いることにする。それに対してプライマリー・インプットに関するShannon展開の係数に関してはこれまで通り、上付きの添え字とし

とすると、

【数33】

$$P(Z) = \sum_{\mu=0}^1 P(A_a^\mu Z_a^\mu) \quad (61)$$

【外17】

と書くことができる。ここでゲート入力 A_a に関する上付きの添え字は $A_a^{1 \text{ def}}$

$\overline{A_a}, A_a^{1 \text{ def}} \equiv A_a$ を意味している。ここでもゲート入力に関してプライマリー

・インプットに対して定義されていた記号を流用しているので混同しないように注意しなければならない。さ

て、式(61)の右边をBAMによって近似すると

【数34】

$$P(Z) \simeq \sum_{\mu=0}^1 P(A_a^\mu) * P(Z_a^\mu) \quad (62)$$

となる。この式をより詳しく書くと次の補題の式(63)で $X=Z$ としたものになる。

【0061】補題0.1

Xが論理関数 A_1, \dots, A_m の論理関数であるとき、任意の $a=1, \dots, m$ に対するBAMによる近似式は

【数35】

$$P(X) \simeq \sum_{\mu=0}^1 P(A_a^\mu) P(X_a^\mu) + \sum_{i=1}^n \sum_{\mu=0}^1 \sum_{\alpha=0}^1 G_{a,i}^{\mu\alpha} P((X_a^\mu)_i^\alpha) \quad (63)$$

$$P((X)_i^\alpha) \simeq \sum_{\mu=0}^1 P((A_a^\mu)_i^\alpha) P((X_a^\mu)_i^\alpha) \quad (i=1, \dots, n; \alpha=0, 1) \quad (64)$$

となる。ただし $G_{a,i}^{\mu\alpha}$ は

$$G_{a,i}^{\mu\alpha} \stackrel{\text{def}}{=} P(x_i^\alpha) \sum_{\beta=0}^1 (\delta^{\alpha\beta} - P(x_i^\beta)) P((A_a^\mu)_i^\beta) \quad (i=1, \dots, n; \mu=0, 1) \quad (65)$$

【外18】

によって定義され、任意の論理関数 Y に対して $(Y)_i^\alpha$ は Y の x_i^α に関する Shannon 展開の係数 (cofactor) であるとする。 【0063】

【0062】 (証明) 式(63)に関しては既に述べたので 式(30)を証明する。 【数36】

$(X)_i^\alpha$ は Shannon 展開

$$X = \sum_{\alpha=0}^1 x_i^\alpha (X)_i^\alpha \quad (66)$$

により定義されているが、この式を、 X を A_a について Shannon 展開したのちに 【数37】

$$\begin{aligned}
X &= \sum_{\alpha=0}^1 A_a^\mu X_a^\mu \\
&= \sum_{\mu=0}^1 \sum_{\alpha=0}^1 \sum_{\beta=0}^1 x_i^\alpha (A_a^\mu)_i^\alpha x_i^\beta (X_a^\mu)_i^\beta \\
&= \sum_{\alpha=0}^1 x_i^\alpha \left(\sum_{\mu=0}^1 (A_a^\mu)_i^\alpha (X_a^\mu)_i^\alpha \right) \quad (67)
\end{aligned}$$

と比較すると

$$(X)_i^\alpha = \sum_{\mu=0}^1 (A_a^\mu)_i^\alpha (X_a^\mu)_i^\alpha \quad (68)$$

となる。従って

$$P((X)_i^\alpha) = \sum_{\mu=0}^1 P((A_a^\mu)_i^\alpha (X_a^\mu)_i^\alpha) \quad (69)$$

であるが、ここで

$$P((A_a^\mu)_i^\alpha (X_a^\mu)_i^\alpha) \approx P((A_a^\mu)_i^\alpha) P((X_a^\mu)_i^\alpha) \quad (70)$$

というBAMによる近似をすればよい。

ードZの信号確率P(Z)、cofact

【0064】この補題を再帰的に使用することによりノ

【外19】

orに対する確率P((Z)_i^α)を求めることができる。

補題0.1で定義されたG_{a,i}^{μ α}は次の性質を満たす。

補題0.2

【数38】

$$\sum_{\alpha=0}^1 G_{a,i}^{\mu \alpha} = 0 \quad (\mu = 0, 1), \quad (71)$$

$$\sum_{\mu=0}^1 G_{a,i}^{\mu \alpha} = 0 \quad (\alpha = 0, 1) \quad (72)$$

【外20】

(証明) 最初の等式はG_{a,i}^{μ α}の定義より明か。

2番目の等式を証明するには

【数39】

$$\overline{(A_a)}_1^\alpha = \overline{(A_a)}_1^\alpha \quad (\alpha = 0, 1) \quad (73)$$

により、

$$P((\overline{A_a})_1^\alpha) + P((A_a)_1^\alpha) = 1 \quad (74)$$

が成り立つことを用いればよい。

【数40】

【0065】この補題により、式(63)は

$$\begin{aligned} P(X) &\simeq \sum_{\mu=0}^1 P(A_a^\mu) P(X_a^\mu) \\ &+ \sum_{l=1}^n P(x_l) P(x_l) (P((A_a)_1^1) - P((A_a)_1^0)) \\ &\times (P((X_a^0)_1^0) - P((X_a)_1^1) - P((X_a)_1^0) + P((X_a)_1^1)) \end{aligned}$$

(75)

と書くことが出来る。

い。

【0066】(6) ここでは ‘*’ 演算の結合律の破れを評価する。そのためには $P(A) * (P(B) * P(C)) - (P(A) * P(B)) * P(C)$ を調べればよ

【0067】

【数41】

$$P(A) * (P(B) * P(C))$$

$$\begin{aligned}
&= P(A)(P(B) * P(C)) + \sum_{i=1}^n P(x_i) P(\overline{x_i})(P(A_i^0) - P(A_i^1)) \\
&\quad (P(B_i^0) * P(C_i^0) - P(B_i^1) * P(C_i^1)) \\
&= P(A)\{P(B)P(C) + \sum_{i=1}^n P(x_i) P(\overline{x_i}) \\
&\quad \times (P(B_i^0) - P(B_i^1))(P(C_i^0) - P(C_i^1))\} \\
&\quad + \sum_{i=1}^n P(x_i) P(\overline{x_i})(P(A_i^0) - P(A_i^1)) \\
&\quad \times (P(B_i^0)P(C_i^0) - P(B_i^1)P(C_i^1)) \quad (76)
\end{aligned}$$

なので少々計算の後、

$$\begin{aligned}
&P(A) * (P(B) * P(C)) - (P(A) * P(B)) * P(C) \\
&= \sum_{i=1}^n P(x_i) P(\overline{x_i})(P(B_i^0) - P(B_i^1)) \\
&\quad \times (\delta_i(A)(P(C_i^0) - P(C_i^1)) - \delta_i(C)(P(A_i^0) - P(A_i^1))) \quad (77)
\end{aligned}$$

という結果を得る。ただし、 $\delta_i(A)$ 、 $\delta_i(C)$ はそれぞれA、Cに対するShannon 展開の誤差であり、例

えばAに関しては
【数42】

$$\delta_i(A) \stackrel{\text{def}}{=} P(A) - \{P(\overline{x_i})P(A_i^0) + P(x_i)P(A_i^1)\} \quad (78)$$

と定義されている。Cについても同様である。よって $\delta_i(A)$ 、 $\delta_i(C)$ が小さければ結合律が近似的に成り立つことになる。

【0068】(7)以上述べた方法(BAM)によって回路内の任意のノードの信号確率を計算するアルゴリズムBAM_SIGNAL()を示す。

```

procedure BAM_SIGNAL () :
begin
  while STACK_Gが空でない do
    Gの出力をZとし、それをGの入力の論理関数として表す；
  サイズ2n+1の配列Pを用意する；
  BAMs (Z, P)；

```

【0069】まず最初に、論理回路中の全ての論理ゲートをスタックSTACK_Gに積んでおく。このとき任意の論理ゲートGに対し、その入力ノードを出力とするような論理ゲートはSTACK_Gの中で必ずGよりも上に積まれているものとする。

【0070】

【外21】

Pの値を $P(Z)$, $P((Z)_i^a)$ ($i=1, \dots, n; a=0, 1$) に代入する;

end

ここでBAMs () というアルゴリズムは次のように与えられている。 【0071】

procedure BAMs (X, P) :

begin

if Xが恒偽関数 then

Pの全ての要素の値に0を代入;

return;

if Xが恒真関数 then

Pの全ての要素の値に1を代入;

return;

Xの依存するゲート入力の一つを A_a とする;

【外22】

式(63), (64)で計算した $P(X)$, $P((X)_i^a)$ ($i=1, \dots, n; a=0, 1$) の値をPに代入する;

comment このときBAMs () を再帰的に呼び出す;

return;

end

上のアルゴリズムによると論理ゲートの出力と入力との論理関係が与えられていれば計算を実行できることが分かる。従っていくつかの論理ゲートの集合(以下、これを論理モジュール)を考え、回路を論理モジュールに分割すれば計算精度が上がるのが期待される。なぜなら論理モジュールの出力と入力との論理関係を与えることにより、論理モジュール内の信号間相関は既に考慮されていることになるからである。このように論理回路を仮想的な論理モジュールに分割して計算する場合、上記アルゴリズムを次のように変更すればよい。

【0072】BAM_SIGNAL () の3行目を“Gの出力をZとし、ZをGの属する論理モジュールの入力の論理関数として表す;”に変更し、BAMs () の5行目を“Xの依存する論理モジュールの入力の一つを A_a とする;”に変更する。

【0073】図1はBAMs (X, P)を表すフローの図である。

よいが、 $P(Z)$ が計算されれば、 $P(Z)$ を計算するために $P(Z)$ を求めれば

であるので $P(Z)$ を計算すればよいと $P(Z)$ の関係があるので計算すべき $P(Z)$ は $P(Z)$ になる。このゲートの入力ノードをA, Bとすると、 【数44】

$Z=AB$ (80)

$P(Z(\tau)Z(0))=P(A(\tau)A(0)B(\tau)B(0))$ (81)

と表すことができる。式(6)を用いれば、

【数45】

【0074】(8)ここでは例として図2の回路にCOP, CCM, BAMを適用した場合について述べる。

【0075】図2の回路のプライマリー・インプット x_1, x_2, x_3 にそれぞれ0.1, 0.3, 0.9という信号確率の値が与えられているものとする。このとき、厳密な計算によると出力ノードZの信号確率 $P(Z)$ は0.027になる。これをCOPで計算すると $P(Z)=0.0081$ となり、厳密な値との誤差は大きい。一方、CCMとBAMによる計算は厳密な値を与える。

【0076】第2実施例

第2実施例では第1の発明を用いてスイッチング確率の計算方法を述べる。

(1)まず最初にZが2入力ANDゲートの出力ノードである場合について述

【外23】

$$P(Z(\tau)Z(0)) = P(A(\tau)A(0)B(\tau)B(0))$$

$$= \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\alpha'_1=0}^1 \cdots \sum_{\alpha'_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 \sum_{\beta'_1=0}^1 \cdots \sum_{\beta'_n=0}^1$$

$$P(x_1^{\alpha_1}(\tau)x_1^{\alpha'_1}(0)x_1^{\beta_1}(\tau)x_1^{\beta'_1}(0))$$

$$\cdots P(x_n^{\alpha_n}(\tau)x_n^{\alpha'_n}(0)x_n^{\beta_n}(\tau)x_n^{\beta'_n}(0))$$

$$\times A_{1 \cdots n}^{\alpha_1 \cdots \alpha_n} A_{1 \cdots n}^{\alpha'_1 \cdots \alpha'_n} B_{1 \cdots n}^{\beta_1 \cdots \beta_n} B_{1 \cdots n}^{\beta'_1 \cdots \beta'_n}$$

(82)

となる。信号確率の場合と同様に式(82)とCOPによる
計算値

$$P(A(\tau)A(0))P(B(\tau)B(0))$$

$$= \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\alpha'_1=0}^1 \cdots \sum_{\alpha'_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 \sum_{\beta'_1=0}^1 \cdots \sum_{\beta'_n=0}^1$$

$$P(x_1^{\alpha_1}(\tau)x_1^{\alpha'_1}(0))P(x_1^{\beta_1}(\tau)x_1^{\beta'_1}(0))$$

$$\cdots P(x_n^{\alpha_n}(\tau)x_n^{\alpha'_n}(0))P(x_n^{\beta_n}(\tau)x_n^{\beta'_n}(0))$$

$$\times A_{1 \cdots n}^{\alpha_1 \cdots \alpha_n} A_{1 \cdots n}^{\alpha'_1 \cdots \alpha'_n} B_{1 \cdots n}^{\beta_1 \cdots \beta_n} B_{1 \cdots n}^{\beta'_1 \cdots \beta'_n}$$

(83)

の差を調べてBAMによる補正項を計算する。そのため
に

$$\chi_i^{\alpha\alpha'\beta\beta'} \stackrel{\text{def}}{=} P(x_i^{\alpha}(\tau)x_i^{\alpha'}(0)x_i^{\beta}(\tau)x_i^{\beta'}(0))$$

$$\eta_i^{\alpha\alpha'\beta\beta'} \stackrel{\text{def}}{=} P(x_i^{\alpha}(\tau)x_i^{\alpha'}(0))P(x_i^{\beta}(\tau)x_i^{\beta'}(0)) \quad (84)$$

とおき、シンボリックな変数 $\xi_i^{\alpha\alpha'\beta\beta'}$ により、関数Fを

$$F = F(\xi) \stackrel{\text{def}}{=} \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_n=0}^1 \sum_{\alpha'_1=0}^1 \cdots \sum_{\alpha'_n=0}^1 \sum_{\beta_1=0}^1 \cdots \sum_{\beta_n=0}^1 \sum_{\beta'_1=0}^1 \cdots \sum_{\beta'_n=0}^1$$

$$\xi_1^{\alpha_1\alpha'_1\beta_1\beta'_1} \cdots \xi_n^{\alpha_n\alpha'_n\beta_n\beta'_n} A_{1 \cdots n}^{\alpha_1 \cdots \alpha_n} A_{1 \cdots n}^{\alpha'_1 \cdots \alpha'_n} B_{1 \cdots n}^{\beta_1 \cdots \beta_n} B_{1 \cdots n}^{\beta'_1 \cdots \beta'_n} \quad (85)$$

と定めると

【数48】

$$\begin{aligned} P(A(\tau)A(0)B(\tau)B(0)) &= F(\chi), \\ P(A(\tau)A(0))P(B(\tau)B(0)) &= F(\eta) \end{aligned} \quad (86)$$

となる。従って $P(A(\tau)A(0)B(\tau)B(0))$ 【数49】

と $P(A(\tau)A(0))P(B(\tau)B(0))$ との差は

$$\begin{aligned} &P(A(\tau)A(0)B(\tau)B(0)) \\ &- P(A(\tau)A(0))P(B(\tau)B(0)) = F(\chi) - F(\eta) \end{aligned} \quad (87)$$

と表すことができる。この式をTaylor展開し、その第一
次までの項をとると、

【数50】

$$\begin{aligned} &P(A(\tau)A(0)B(\tau)B(0)) - P(A(\tau)A(0))P(B(\tau)B(0)) \\ &\approx \sum_{i=1}^n \sum_{\alpha=0}^1 \sum_{\alpha'=0}^1 \sum_{\beta=0}^1 \sum_{\beta'=0}^1 (\chi_i^{\alpha\alpha'\beta\beta'} - \eta_i^{\alpha\alpha'\beta\beta'}) \frac{\partial F}{\partial \eta_i^{\alpha\alpha'\beta\beta'}}(\eta) \end{aligned} \quad (88)$$

となる。この式に

$$\begin{aligned} &\chi_i^{\alpha\alpha'\beta\beta'} - \eta_i^{\alpha\alpha'\beta\beta'} \\ &= P(x_i^\alpha(\tau)x_i^{\alpha'}(0)x_i^\beta(\tau)x_i^{\beta'}(0)) \\ &\quad - P(x_i^\alpha(\tau)x_i^{\alpha'}(0))P(x_i^\beta(\tau)x_i^{\beta'}(0)) \\ &= \delta^{\alpha\beta}\delta^{\alpha'\beta'}P(x_i^\alpha(\tau)x_i^{\alpha'}(0)) \\ &\quad - P(x_i^\alpha(\tau)x_i^{\alpha'}(0))P(x_i^\beta(\tau)x_i^{\beta'}(0)) \end{aligned} \quad (89)$$

および

$$\frac{\partial F}{\partial \eta_i^{\alpha\alpha'\beta\beta'}}(\eta) = P((A(\tau))_i^\alpha (A(0))_i^{\alpha'}) P((B(\tau))_i^\beta (B(0))_i^{\beta'}) \quad (90)$$

を代入すると

$$\begin{aligned} &P(A(\tau)A(0)B(\tau)B(0)) - P(A(\tau)A(0))P(B(\tau)B(0)) \\ &\approx \sum_{i=1}^n \sum_{\alpha=0}^1 \sum_{\alpha'=0}^1 \sum_{\beta=0}^1 \sum_{\beta'=0}^1 P(x_i^\alpha(\tau)x_i^{\alpha'}(0)) (\delta^{\alpha\beta}\delta^{\alpha'\beta'} - P(x_i^\beta(\tau)x_i^{\beta'}(0))) \\ &\quad \times P((A(\tau))_i^\alpha (A(0))_i^{\alpha'}) P((B(\tau))_i^\beta (B(0))_i^{\beta'}) \end{aligned} \quad (91)$$

を得る。定理0.1を考慮にいれて、さらに変形すると

【数51】

$$\begin{aligned}
& P(A(\tau)A(0)B(\tau)B(0)) - P(A(\tau)A(0))P(B(\tau)B(0)) \\
& \approx \sum_{i=1}^n \left\{ 2p_i^{00}p_i^{01} (A_i^{00} - A_i^{01}) (B_i^{00} - B_i^{01}) \right. \\
& \quad + p_i^{00}p_i^{11} (A_i^{00} - A_i^{11}) (B_i^{00} - B_i^{11}) \\
& \quad \left. + 2p_i^{01}p_i^{11} (A_i^{01} - A_i^{11}) (B_i^{01} - B_i^{11}) \right\} \quad (92)
\end{aligned}$$

となる。ただし

$$p_i^{\alpha\beta} \stackrel{\text{def}}{=} P(x_i^\alpha(\tau)x_i^\beta(0)) \quad (\alpha, \beta = 0, 1), \quad (93)$$

$$A_i^{\alpha\beta} \stackrel{\text{def}}{=} P((A(\tau))_i^\alpha (A(0))_i^\beta), \quad (\alpha, \beta = 0, 1) \quad (94)$$

$$B_i^{\alpha\beta} \stackrel{\text{def}}{=} P((B(\tau))_i^\alpha (B(0))_i^\beta),$$

と定義した。以上から

$$\begin{aligned}
& P(Z(\tau)Z(0)) \\
& \approx P(A(\tau)A(0))P(B(\tau)B(0)) \\
& \quad + \sum_{i=1}^n \left\{ 2p_i^{00}p_i^{01} (A_i^{00} - A_i^{01}) (B_i^{00} - B_i^{01}) \right. \\
& \quad + p_i^{00}p_i^{11} (A_i^{00} - A_i^{11}) (B_i^{00} - B_i^{11}) \\
& \quad \left. + 2p_i^{01}p_i^{11} (A_i^{01} - A_i^{11}) (B_i^{01} - B_i^{11}) \right\} \quad (95)
\end{aligned}$$

を得る。Zも他のゲートの入力になっている可能性があり、non 展開の係数 (cofactor) に関する $P((Z(\tau))_i^\alpha (Z(0))_i^\beta)$ に関する $P((Z(\tau))_i^\alpha (Z(0))_i^\beta)$ の他に Shan 【外24】

様の考察により $((Z(\tau))_i^\alpha (Z(0))_i^\beta)$ という量を計算しておく必要があるが、信号確率の場合と同様【数52】

$$\begin{aligned}
& P((Z(\tau))_i^\alpha (Z(0))_i^\beta) \\
& \approx P((A(\tau))_i^\alpha (A(0))_i^\beta) P((B(\tau))_i^\alpha (B(0))_i^\beta) \\
& \quad (\alpha, \beta = 0, 1) \quad (96)
\end{aligned}$$

によって $P((Z(\tau))_i^\alpha (Z(0))_i^\beta)$

を近似する。

【0077】式(95), (96)がスイッチング確率に対す

るBAMの基本式である。

(96)の右辺を記号「*」を用いてそ

【0078】信号確率の場合と同様、式(95)および、式

【外25】

れぞれ $P(A(\tau)A(0)) * P(B(\tau)B(0))$ 及び、 $P((A(\tau))_1^\alpha (A(0))_1^\beta * P((B(\tau))_1^\alpha (B(0))_1^\beta)$ と書くことにする。

(2) 次にZがインバーターの出力ノードである場合を
考察する。その入力ノードをAとすると、

【数53】

$$Z = \overline{A} \quad (97)$$

という関係があるので、定理0.1により、

$$P(Z(\tau)\overline{Z(0)}) = P(A(\tau)\overline{A(0)}) \quad (98)$$

であることがわかる。また、簡単な計算により、

$$\begin{aligned} & P(Z(\tau))_1^\alpha \overline{(Z(0))_1^\beta} \\ &= P(A_1^\beta) - P(A_1^\alpha) + P((A(\tau))_1^\alpha \overline{(A(0))_1^\beta}) \\ & \quad (\alpha, \beta = 0, 1) \end{aligned} \quad (99)$$

であることもわかる。

【0079】(3) 以上ではZが2入力ANDゲートかインバーターの場合について述べたが、ここでは一般の論理ゲートの場合を考察する。

【0080】Zが2入力ANDゲートやインバーターとは限らない一般の論理ゲートの出力ノードであるとし、

$$\begin{aligned} Z &= Z(A_1, \dots, A_m) \\ &= Z(A_1(x_1, \dots, x_n), \dots, A_m(x_1, \dots, x_n)) \end{aligned} \quad (100)$$

を意味する。Zをゲート入力に関する積和形式で表すと

そのゲートの入力を A_1, \dots, A_m とする。このときZは A_1, \dots, A_m の論理関数であると同時に A_a ($a = 1, \dots, m$) を通じてプライマリ・インプットの論理関数でもある。関数記号で書くとこのことは

【数54】

【数55】

$$Z = \sum_{\alpha_1=0}^1 \cdots \sum_{\alpha_m=0}^1 A_1^{\alpha_1} \cdots A_m^{\alpha_m} Z_{1 \dots m}^{\alpha_1 \dots \alpha_m} \quad (101)$$

となるので

$$\begin{aligned} & P(Z(\tau) \overline{Z(0)}) \\ &= \sum_{\mu_1=0}^1 \cdots \sum_{\mu_m=0}^1 \sum_{\mu'_1=0}^1 \cdots \sum_{\mu'_m=0}^1 P(A_1^{\mu_1}(\tau) A_1^{\mu'_1}(0) \cdots A_m^{\mu_m}(\tau) A_m^{\mu'_m}(0)) \\ & \quad \times \overline{Z_{1 \dots m}^{\mu_1 \dots \mu_m} Z_{1 \dots m}^{\mu'_1 \dots \mu'_m}} \end{aligned} \quad (102)$$

と書ける。ここで信号確率の場合と同様

$$\begin{aligned} & P(A_1^{\mu_1}(\tau) A_1^{\mu'_1}(0) \cdots A_m^{\mu_m}(\tau) A_m^{\mu'_m}(0)) \\ & \simeq P(A_1^{\mu_1}(\tau) A_1^{\mu'_1}(0)) \\ & \quad * \left(\cdots * \left(P(A_{m-1}^{\mu_{m-1}}(\tau) A_{m-1}^{\mu'_{m-1}}(0)) * P(A_m^{\mu_m}(\tau) A_m^{\mu'_m}(0)) \right) \cdots \right) \end{aligned} \quad (103)$$

となるような $P(Z(\tau) \overline{Z(0)})$ の再帰的な計算方法を示す。そのためには次の補題を利用する。

【0081】補題0.3

X, Y が A_1, \dots, A_m の論理関数であるとき、任意の $a = 1, \dots, m$ に対してBAMによる近似式は
【数56】

$$P(X(\tau)Y(0))$$

$$\begin{aligned} &\simeq \sum_{\mu=0}^1 \sum_{\nu=0}^1 P(A_{\alpha}^{\mu}(\tau)A_{\alpha}^{\nu}(0))P(X_{\alpha}^{\mu}(\tau)Y_{\alpha}^{\nu}(0)) \\ &\quad + \sum_{i=1}^n \sum_{\mu=0}^1 \sum_{\nu=0}^1 \sum_{\alpha=0}^1 \sum_{\beta=0}^1 G_{\alpha,i}^{\mu\alpha\nu\beta} P((X_{\alpha}^{\mu}(\tau))_i^{\alpha} (Y_{\alpha}^{\nu}(0))_i^{\beta}), \end{aligned} \quad (104)$$

$$\begin{aligned} &P((X(\tau))_i^{\alpha} (Y(0))_i^{\beta}) \\ &\simeq \sum_{\mu=0}^1 \sum_{\nu=0}^1 P((A_{\alpha}^{\mu}(\tau))_i^{\alpha} (A_{\alpha}^{\nu}(0))_i^{\beta}) P((X_{\alpha}^{\mu}(\tau))_i^{\alpha} (Y_{\alpha}^{\nu}(0))_i^{\beta}) \\ &\quad (i=1, \dots, n; \alpha, \beta=0, 1) \end{aligned} \quad (105)$$

となる。ただし

$$\begin{aligned} G_{\alpha,i}^{\mu\alpha\nu\beta} &\stackrel{\text{def}}{=} P(x_i^{\alpha}(\tau)x_i^{\beta}(0)) \sum_{\alpha'=0}^1 \sum_{\beta'=0}^1 \\ &\quad \times (\delta^{\alpha\alpha'}\delta^{\beta\beta'} - P(x_i^{\alpha'}(\tau)x_i^{\beta'}(0))) \\ &\quad \times P((A_{\alpha}^{\mu}(\tau))_i^{\alpha'} (A_{\alpha}^{\nu}(0))_i^{\beta'}) \\ &\quad (i=1, \dots, n; \mu, \nu, \alpha, \beta=0, 1) \end{aligned} \quad (106)$$

と定義する。

【0082】 (証明) 補題0. 1と同様なので省略する。
(証明終)

信号確率の場合と同様、この補題を再帰的に利用することにより $P(Z(\tau))$ 【外26】

$$Z(0)), P((Z(\tau))_1^{\alpha} (Z(0))_1^{\beta}) \text{ を計算することができる。}$$

補題0. 3で定義された $G_{\alpha,i}^{\mu\alpha\nu\beta}$ は次の性質を満たす。

補題0. 4

【数57】

$$\sum_{\alpha=0}^1 \sum_{\beta=0}^1 G_{a,i}^{\mu\alpha\nu\beta} = 0, \quad \sum_{\mu=0}^1 \sum_{\nu=0}^1 G_{a,i}^{\mu\alpha\nu\beta} = 0, \quad (107)$$

$$\sum_{\mu=0}^1 G_{a,i}^{\mu\alpha\nu\beta} = \frac{P(x_i^{\alpha}(\tau)x_i^{\beta}(0))}{P(x_i^{\beta})} G_{a,i}^{\nu\beta}, \quad (108)$$

$$\sum_{\nu=0}^1 G_{a,i}^{\mu\alpha\nu\beta} = \frac{P(x_i^{\alpha}(\tau)x_i^{\beta}(0))}{P(x_i^{\alpha})} G_{a,i}^{\mu\alpha},$$

$$G_{a,i}^{\mu\alpha\nu\beta} = G_{a,i}^{\nu\beta\mu\alpha}. \quad (109)$$

(証明) 第1行目の第1式の証明は容易。第1行目の第2式の証明は第2行目の式と補題0.2の帰結である。第2行目の式は補題0.2の第2式の証明と同様にできる。第3行目の式は定理0.1から明かである。

(証明終)
(4) ここでBAMiによるスイッチング確率の計算アルゴリズムを示す。
【外27】

ことによって与えられる。スイッチング確率は以下のアルゴリズムでXにZ、YにZを代入する

```

procedure BAMt (X, Y, P) :
begin
  if XまたはYが恒偽関数 then
    Pの全ての要素の値に0を加入;
    return;
  if Xが恒真関数 then
    BAMs (Y, P);
    return;
  if Yが恒真関数 then
    BAMs (X, P);
    return;
  Xの依存する論理モジュールの入力の一つをAaとする;
  式(70), (71)で計算した値をPに代入する;
  comment このときBAMt () を再帰的に呼び出す;
  return;
end

```

ここでPは計算した値を格納する配列である。また、このアルゴリズムの中の論理モジュールとしては、論理ゲート自体のことを指す場合もあるし、実施例1に述べたような仮想的論理モジュールのことを指す場合もある。
【0084】(5) 以上のアルゴリズムを用いて実験を行った。
【0085】回路としてはISCAS85のベンチマー

クデータを採用し、ランダム・シミュレーション(SIM)からのスイッチング確率の絶対誤差の2乗平均の平方根(表の中のエラーの項目)とCPUタイム(表の中のCPUタイムの項目)を測定した。実験の結果は次の通りである。
【0086】
【表1】

サーキット	エラー (RMS)			CPUタイム (sec.)			
	COP	BAM	CCM	SIM	COP	BAM	CCM
C17	0.007	0.001	0.024	2.58	0.09	0.09	0.10
C432	0.075	0.051	0.022	57.9	0.08	0.62	76
C499	0.004	0.004	0.007	65.4	0.13	0.87	143
C880	0.020	0.012	0.031	146	0.12	0.87	88
C1355	0.056	0.037	0.005	199	0.18	1.66	91
C1908	0.018	0.011	0.008	272	0.17	1.73	134
C3540	0.055	0.039	0.043	803	0.23	3.85	908
C6288	0.180	0.116	0.044	1618	0.33	6.60	1245

この実験においてランダム・シミュレーションで流したテスト・ベクトルの数は100000であり、全てのプライマリー・インプットの信号確率とスイッチング確率を0.5とした。ただし、C17の回路に対してはCOPとBAMの誤差は厳密な計算値からのものである。この実験では、比較のためにSIM, COP, CCMについても記載されているが、SIMとCOPについては独自にプログラムを作成して実験し、CCMについての結果はMMPから引用した。ただし、CPUタイムはマシンの性能差を考慮した換算値を用いた。この表から次のように結論される。

【0087】まず、誤差に関していえば、BAMはCOPよりも一般に精度が良く、信頼性が高い。一方、CCMは必ずしもそうではなく、回路によっては非常に精度の良い場合もあるが精度の悪くなる場合もあり、一定していない。つまり、信頼性が低い。CPUタイムについ

ては、COPとBAMはCCMよりも圧倒的に優れている。従って、総合的にみるとBAMの方がCOPやCCMよりも勝っていると結論できる。

【0088】次に回路全体の消費電力の見積誤差に関して述べる。

【0089】配線容量を無視し、ゲート入力容量が一定であるとする、回路全体の消費電力は、各ノードのファンアウト数（そのノードが入力するゲート数）にそのノードのスイッチング確率を乗じてノードについての和をとったものにほぼ比例する。これをnormalized power dissipation measure (NPDM) と呼ぶ。NPDMに関するCOPとBAMのランダム・シミュレーションからの誤差は次の表のようになる。

【0090】

【表2】

サーキット	エラー (%)	
	COP	BAM
C17	0.0	0.0
C432	-2.79	-1.99
C499	0.01	0.01
C880	-0.21	0.068
C1355	2.73	-0.32
C1908	-0.94	0.09
C3540	-0.96	-1.30
C6288	11.3	8.37

この表から、BAMによる回路全体の消費電力の見積誤差は数%以内であると結論できる。

【0091】第3実施例

次に、第1実施例、第2実施例の方法により、スイッチング確率を求めることが出来るので式(1)、(8)により、各ノードにおける充放電による消費電力を求めることが出来る。しかし、回路全体はノードとゲートで構成され、ゲート内部でもゲート入力遷移する事で電力が

消費されるので、それによる消費電力も考慮にいれなければならない。

【0092】注目するゲートをGとし、その入力ノードを A_1, \dots, A_m とする。このときGによって消費される平均消費電力 $Pow(G)$ は次のように表すことが出来る。

【0093】

【数58】

$$Pow(G) = \lim_{\tau \rightarrow 0} \frac{1}{\tau} \sum_{\mu_1=0}^1 \cdots \sum_{\mu_m=0}^1 \sum_{\nu_1=0}^1 \cdots \sum_{\nu_m=0}^1 P(A_1^{\mu_1}(\tau) A_1^{\nu_1}(0) \cdots A_m^{\mu_m}(\tau) A_m^{\nu_m}(0)) \\ \times E_{\nu_1 \cdots \nu_m}^{\mu_1 \cdots \mu_m}(G). \quad (110)$$

【外28】

ここで、 $E_{\nu_1 \cdots \nu_m}^{\mu_1 \cdots \mu_m}(G)$ はGの入力が $A_1^{\nu_1}, \dots, A_m^{\nu_m}$ から $A_1^{\mu_1}, \dots,$

$A_m^{\mu_m}$ へ遷移するときに消費されるエネルギーである。このエネルギーが全て既

知の場合には、第2実施例の方法により $Pow(G)$ を計算することが出来る。

【0094】第4実施例

次に、第4実施例では第3実施例によって見積もった消費電力の見積値を利用した回路最適化方法を示す。

【0095】論理回路図上の図3のような3入力ANDゲートをレイアウトの段階で図1のように2つの2入力ANDゲートに展開する必要があると仮定する。図3の各ノードA, B, Cを図4のノードa, b, cに割り当てるのであるが、A, B, Cのどのノードを図4のノ

ードcに割り当てるかにより、3通りの方法が存在する(a, bのノードは同等であると仮定している)。このとき、消費電力が最小となるような割当を行うことが要求されていると仮定する。

【0096】手順としては、全ての割当方法を試して最も消費電力の小くなるものを採用することにする。

【0097】図4の各ノードの駆動容量が全て等しいとすると、ノード全体により消費される電力は

【数59】

$$P_{SW}(a; \tau) + P_{SW}(b; \tau) + P_{SW}(c; \tau) + P_{SW}(N; \tau) \quad (111)$$

に比例する。この式の3項の和は割当に依存しないので最後の項に注目する。a, bに割り当てられるノードが

独立であると仮定すると

【数60】

$$P_{SW}(N; \tau) = P_{SW}(a; \tau) + P(b) + P_{SW}(b; \tau) P(a) \\ - \frac{1}{2} P_{SW}(a; \tau) P_{SW}(b; \tau) \quad (112)$$

という関係がある。図3におけるノードA, B, Cに対して、

$$P_{SW}(A; \tau) = 0.5, \\ P_{SW}(B; \tau) = 0.3, \\ P_{SW}(C; \tau) = 0.2, \quad (113)$$

$$P(A) = P(B) = P(C) = 0.5 \quad (114)$$

であり、A, B, Cが独立であると仮定すると、cにAを割り当てたとき、

$$P_{SW}(N; \tau) = 0.22, \quad (115)$$

cにBを割り当てたとき、

$$P_{SW}(N; \tau) = 0.3, \quad (116)$$

cにCを割り当てたとき、

$$P_{SW}(N; \tau) = 0.325, \quad (117)$$

となり、cにAを割り当てたときの消費電力が最も小さいことがわかる。A, B, Cが独立でないときには、BAMによる、より精密な値を用いる必要がある。

【0098】このようにして消費電力が最小となるような論理合成に本発明を適用できる。通常は最適化するのは消費電力だけではなく、例えばタイミングなどの制約を受ける場合がある。このようなときには消費電力を最小にするよりもタイミング制約条件を満たすことが優先する。そのような場合には、タイミング制約条件を満たすような論理合成が行われた後に、消費電力の最適化を行う。

【0099】第5実施例

$$P(Z=1) = P(X_1=1) P(X_2=1) P(X_3=1) \quad (118)$$

となる。しかし、各ゲートが大きさ1の遅延時間を持つとすればZが時刻 $t=0$ で信号値1を持つ確率は

$$\begin{aligned} P(Z=1, t=0) \\ &= P(X_1=1, t=-2) \\ &\quad \times P(X_2=1, t=-2; X_2=1, t=-4) \\ &\quad \times P(X_3=1, t=-4) \end{aligned} \quad (119)$$

となる。ここで $P(A_1; A_2; \dots; A_n)$ は条件 A_1, A_2, \dots, A_n が共に成り立つ確率であると定義する。また、全ての時間は最小時間単位 τ の整数倍であるとして時間を整数値で表す。従って時間 i とは真の時

$$\begin{aligned} P(X_2=1, t=-2; X_2=1, t=-4) \\ \sim P(X_2=1, t=-2) P(X_2=1, t=-4) \end{aligned} \quad (120)$$

が成り立つ。さらにプライマリー・インプットの信号確率が時刻に依存しないと仮定すれば結局、

$$P(Z=1) = P(X_1=1) P(X_2=1)^2 P(X_3=1) \quad (121)$$

となり、図2において Y_1, Y_2 を独立とみなして

$$\begin{aligned} P(Z=1) &= P(Y_1=1) P(Y_2=1) \\ &= (P(X_1=1) P(X_2=1)) \\ &\quad \times (P(X_2=1) P(X_3=1)) \end{aligned} \quad (122)$$

と計算した場合と同様になる。このようにディレイを考慮すると回路図においては相関のある信号も実際には相関がないものとして計算できる場合がある。このことは信号間相関のある回路において計算の手間を著しく減少させる。

【0101】上述の例ではZに対する X_2 の遅延時間差が2のときに相関を無視したが、実際にどの程度の遅延時間差があればこのような無視が可能なのかを調べる。

【0102】そのために以下の事柄を仮定する。

(1) 全てのプライマリー・インプットは互いに独立で

$$\begin{aligned} P(X=x_n, t=n | X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \\ = P(X=x_n, t=n | X=x_{n-1}, t=n-1) \end{aligned} \quad (123)$$

ただし、Xは任意のプライマリー・インプットとする。ここで $P(A|B)$ は条件Bのもとで条件Aが起こる条件付き確率である。条件付き確率は

$$P(A|B) P(B) = P(A; B) \quad (124)$$

という式を満たす。信号に対する条件付き確率 $P(X=$

$$\begin{aligned} P(X=x, t=i+1; X=y, t=i) \\ = P(X=x, t=1; X=y, t=0) \end{aligned} \quad (125)$$

であることを示す。以下ではこれらの仮定を原則として断り無しに用いる。

第2の発明に関する第1の実施例について説明する。簡単のため、順序回路が含まれないような回路(組み合わせ回路)における信号確率の計算について考える。

【0100】図6のような回路において独立なプライマリー・インプット X_i の信号確率 $P(X_i=1)$ ($i=1, 2, 3$)が与えられたとき出力Zでの信号確率を計算する。ただし、 $P(A)$ は条件Aが成り立つ確率であると定義する。遅延時間を無視すると明らかに

【数61】

【数62】

間 $i \times \tau$ のことをいう。もしも信号 X_2 の時間的相関が非常に小さく時刻 $t=-2$ と $t=-4$ における信号が独立とみなせるならば

【数63】

【数64】

【数65】

ある。

(2) 信号確率は時刻に依存しない。

(3) 任意のプライマリー・インプットのある時刻における信号確率は直前の時刻の信号値にのみ依存し、それ以前の信号値に依存しない。

(4) スウィッチング確率は時刻に依存しない。

【0103】3番目の仮定はMarkov性の仮定と呼ばれ、式で表すと次のようになる。

【0104】

【数66】

$x, t-1 | X=y, t=0$ を遷移 $X=y \rightarrow X=x$ に対する遷移確率という。4番目の仮定は任意の時刻 i に対して

【数67】

【0105】さて、一般にゲートの出力の確率をその出力からプライマリー・インプットに至る全ての経路を考

慮することによりプライマリー・インプットに関する確率で表した場合に各プライマリー・インプットXから

【数68】

$$P(X=x_1, t=i_1; X=x_2, t=i_2; \dots; X=x_n, t=i_n) \quad (126)$$

という形の寄与がある。これを信号Xのn点の自己相関関数と呼ぶ。ここで x_1, \dots, x_n は0または1の論理値を示し、 $i_1 \geq \dots \geq i_n$ はある最小時間単位 τ の整数倍で表した時刻を示す。Markov性の仮定によりこれを厳密に計算することが可能である。

【0106】例えば $P(X=x_n, t=n; X=x_0, t=0)$ の計算方法は以下になる。

【0107】明らかに

【数69】

$$P(X=x_n, t=n; X=x_0, t=0)$$

$$= \sum_{i=1}^{n-1} \sum_{x_{i-1}}^1 P(X=x_n, t=n; X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \quad (127)$$

が成り立つがMarkov性の仮定により、

$$\begin{aligned} & P(X=x_n, t=n; X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \\ &= P(X=x_n, t=n | X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \\ & \quad \times P(X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \\ &= P(X=x_n, t=n | X=x_{n-1}, t=n-1) \\ & \quad \times P(X=x_{n-1}, t=n-1; \dots; X=x_0, t=0) \\ & \quad \vdots \\ &= P(X=x_n, t=n | X=x_{n-1}, t=n-1) \\ & \quad \dots P(X=x_1, t=1 | X=x_0, t=0) P(X=x_0, t=0) \\ &= P(X=x_n, t=1 | X=x_{n-1}, t=0) \\ & \quad \dots P(X=x_1, t=1 | X=x_0, t=0) P(X=x_0, t=0) \end{aligned} \quad (128)$$

と書ける。これを簡単に記述するために 2×2 行列Qを

【数70】

$$Q_{ij} = P(X=i, t=1 | X=j, t=0) \quad (i, j=0, 1) \quad (129)$$

によって定める。すると式(14)は

【数71】

$$P(X=x_n, t=n; X=x_0, t=0) = [Q^n]_{x_n, x_0} P(X=x_0, t=0) \quad (130)$$

となる。ここで $[Q^n]_{x_n, x_0}$ は行列 Q^n の第 (x_n, x_0) 成分を示す。Qは遷移行列と呼ばれている。Qⁿ

が計算できれば信号Xの自己相関関数が計算できるがQは

ただし

【数72】

$$\begin{aligned} \alpha_0 &= P(X=1, t=1 | X=0, t=0), \\ \alpha_1 &= P(X=0, t=1 | X=1, t=0) \end{aligned} \quad (132)$$

と書けるので

【数73】

$$Q = \begin{bmatrix} 1-\alpha_0 & \alpha_1 \\ \alpha_0 & 1-\alpha_1 \end{bmatrix} \quad (131)$$

$$Q^n = \begin{bmatrix} P(X=0) + P(X=1)(1-\alpha_0-\alpha_1)^n & P(X=0)(1-(1-\alpha_0-\alpha_1)^n) \\ P(X=1)(1-(1-\alpha_0-\alpha_1)^n) & P(X=1) + P(X=0)(1-\alpha_0-\alpha_1)^n \end{bmatrix} \quad (133)$$

となる。ここで

$$P(X=0) = \frac{\alpha_1}{\alpha_0 + \alpha_1}, \quad P(X=1) = \frac{\alpha_0}{\alpha_0 + \alpha_1} \quad (134)$$

という関係を用いた。従って、

【数74】

$$\begin{aligned} & | P(X=x_n, t=n; X=x_0, t=0) \\ & \quad - P(X=x_n) P(X=x_0) | \\ & = P(X=0) P(X=1) |1-\alpha_0-\alpha_1|^n \end{aligned} \quad (135)$$

となる。式(135)の右边が0であるとき $t=n$ での X と $t=0$ での X が独立となるので、式(135)の右边はそうみなしたときの誤差と考えることができる。例えば10

%の要求誤差の場合には

【数75】

$$n \geq \frac{\log 0.1 - \log P(X=0) P(X=1)}{\log |1-\alpha_0-\alpha_1|} \quad (136)$$

を満たすような遅延時間差があれば $t=n$ での X と $t=0$ での X とを独立とみなしてもよいことになる。特に $|1-\alpha_0-\alpha_1|=0$ の場合には式(134)から任意の正の n に対して $t=n$ での X と $t=0$ での X とは厳密な意味で独立となる。また、 $|1-\alpha_0-\alpha_1|=1$ の場合には式(135)から $P(X=0) P(X=1)$ が要求される誤差より小さい場合のみ $t=n$ での X と $t=0$ での X とを独立と見なせることが分かる。逆に、 $P(X=0) P(X=1)$ が要求される誤差 error より小さい場合には $|1-\alpha_0-\alpha_1| \leq 1$ なのですべての n に対して $t=n$ での X と $t=0$ での X とを独立と見なせること

ができる。特に $n=0$ の場合にも独立と見なせるが、このことは X に与えた信号確率が $P(X=0) P(X=1) \leq \text{error}$ を満たす場合には遅延時間差を考慮しなくても信号 X に関してはもともと相関がないものとして計算してもよいということになる。例えば、図7のように X_1, \dots, X_n というプライマリー・インプットをもつ回路において X_1 は Y_1, Y_2 を通じて出力 Z を持つゲートにおいて相関を引き起こしているが $P(X_1=0) P(X_1=1) \leq \text{error}$ が満たされている場合には

【数76】

$$P(Z=1) = P(Y_1=1) P(Y_2=1) \quad (137)$$

として計算しても誤差は error 以内である。この理由をもっと詳しく述べる。

インプットの論理関数として表し、 X_1 について Shannon 展開すると

【0108】図7において Y_1, Y_2 をプライマリー・

【数77】

$$Y_1 = X_1 F_1 + \bar{X}_1 F_0, \quad Y_2 = X_1 G_1 + \bar{X}_1 G_0 \quad (138)$$

と書け、

$$\begin{aligned} Z &= Y_1 Y_2 \\ &= X_1 X_1 F_1 G_1 + X_1 \bar{X}_1 F_1 G_0 + \bar{X}_1 X_1 F_0 G_1 + \bar{X}_1 \bar{X}_1 F_0 G_0 \\ &= X_1 F_1 G_1 + \bar{X}_1 F_0 G_0 \end{aligned} \quad (139)$$

となる。一方 Y_1, Y_2 を独立とみなしたときの Z での信号確率は

【数78】

$$P(Z=1)$$

$$\begin{aligned}
&= P(Y_1 = 1) P(Y_2 = 1) \\
&= P(X_1 = 1) P(X_1 = 1) P(F_1 = 1) P(G_1 = 1) \\
&\quad + P(X_1 = 1) P(X_1 = 0) P(F_1 = 1) P(G_0 = 1) \\
&\quad + P(X_1 = 0) P(X_1 = 1) P(F_0 = 1) P(G_1 = 1) \\
&\quad + P(X_1 = 0) P(X_1 = 0) P(F_0 = 1) P(G_0 = 1)
\end{aligned} \tag{140}$$

となり一般には厳密な値

【数79】

$$\begin{aligned}
P(Z = 1) \\
&= P(X_1 = 1) P(F_1 = 1) P(G_1 = 1) \\
&\quad + P(X_1 = 0) P(F_0 = 1) P(G_0 = 1)
\end{aligned} \tag{141}$$

とは一致しない。これは式(139)の2行目から3行目で
 X_1 に対しては $X_1 X_1$

【外29】

$-X_1, X_1 X_1 - 0$ などというブール代数の関係が成り立つが、実数である確

率 $P(X_i = x)$ に対してはそのような関係式が一般には成り立たないことにある。ところが条件 $P(X_i = 0) P(X_i = 1) \leq \text{error}$ はこれらのブール代数の関係が許容誤差 (error) 内で確率に対しても成り立つことを保証するのである。

【0109】相関を引き起こしている信号がただ一つの場合には上述の誤差 error はゲートの出力の誤差と一致する。しかし、ゲートの上流で複数の相関が起こっている場合には、ゲートGの出力に関して規定された最大許容誤差を E_G とすると、 E_G があまり大きくないときは

$$C_1 E_1 + C_2 E_2 + \dots + C_n E_n \leq E_G \tag{142}$$

を満たすように各プライマリー・インプット X_i に関する最大許容誤差 E_i ($i = 1, \dots, n$) を規定してやる

とよい。ここで C_i は論理回路を基本的なゲート (例えばANDとインバーター) で展開したときにGの上流でプライマリー・インプット X_i ($i = 1, \dots, n$) が引き起こしている相関の個数である。この関係式は、相関が1つある度にBoole代数の関係をを用いなければならないということからの大ざっぱな見積である。

【0110】以上のことから入力確率の $P(X=0)$ $P(X=1)$ が小さいときに出力の確率の誤差が小さいことが予想されるが、このことを1ビットの加算器に対して遅延がない場合に確かめてみた。その結果を下の表にまとめてある。

【0111】

【表3】

入力の確率			出力の確率 A		出力の確率 B		出力の確率の誤差	
A	B	C	サム (SUM)	キャリー (CARRY)	サム (SUM)	キャリー (CARRY)	サム (SUM)	キャリー (CARRY)
0.5	0.5	0.5	0.483887	0.531250	0.5	0.5	0.018113	0.03125
0.95	0.95	0.95	0.858103	0.994893	0.8645	0.99275	0.008397	0.002143

ここで出力の確率Aとは全てのゲートの入力を独立とみなし、信号間相関を無視して計算したサム (SUM) およびキャリー (CARRY) という名前の出力ノードでの確率であり、出力の確率Bはそれらの厳密な確率の値である。この表によれば入力A, B, Cの確率に対して $P(X=0) P(X=1)$ ($X=A, B, C$) が小さい

場合の方が大きい場合よりも出力の確率の誤差が確かに小さくなっている。

【0112】以上の議論は2点の自己相関関数をもとにした議論であった。一般のn点の自己相関関数に対しては

【数80】

$$P(X=x_1, t=i_1; X=x_2, t=i_2; \dots; X=x_n, t=i_n) \\ = \left[Q^{i_1-i_2} \right]_{x_1, x_2} \dots \left[Q^{i_{n-1}-i_n} \right]_{x_{n-1}, x_n} P(X=x_n) \quad (143)$$

となるので

$$| P(X=x_1, t=i_1; \dots; X=x_j, t=i_j) \\ \times P(X=x_{j+1}, t=i_{j+1}; \dots; X=x_n, t=i_n) | \\ \leq P(X=0) P(X=1) | 1 - \alpha_0 - \alpha_j |^{i_j - i_{j+1} + 1} \quad (144)$$

が成り立ち、2点の自己相関関数の場合と同様の議論が適用できる。

【0113】以上の結果に基づいて信号間相関および遅延時間差を考慮に入れて確率伝播を計算するアルゴリズムを作成すると次のようになる。

1° ゲート全体をプライマリー・アウトプットからの深さ優先探索順に並べる。この順序に従って各ゲートGに対し、以下の操作を行う。

2° ゲートGに定められた最大許容誤差に対して各プライマリー・インプットに要求される最大許容誤差を設定し、相関を無視できる最小遅延時間差を計算する。

3° Gの入力を論理回路図上で相関のあるものどうしグループ分けする。

4° 同じグループに属する各ノード Y_i ($i=1, \dots, k$) に対し、各プライマリー・インプット X_1, X_2, \dots, X_n から Y_i へ到達するまでの時間を遅延時間を考慮して経路毎に求める。

【0114】例えばグループ $\{Y_1, Y_2, Y_3\}$ に対して次のようになったとする。

【0115】

【表4】

	Y_1	Y_2	Y_3
X_1	2, 3, 5		9
X_2	4	3, 6	1
X_3		1, 2, 4	8
X_4			8, 4

$$P(Z=1) = P(Y_1=1) P(Y_2=1) \quad (145)$$

と計算できるが、相関を無視できない場合にはもっと複雑な方法で計算しなければならない。

【0119】図5は上記のアルゴリズムをまとめたものである。このアルゴリズムの計算時間は回路および各ゲートに対する遅延時間、そして要求される最大許容誤差に依存し、最悪の場合 $O(|G| \times X)$ であり、最良の場合は $O(|G|)$ である。ただし、 $|G|$ は回路全体に含まれるゲートの数を表し、 X は6° の手続きに要する最悪の場合の時間である。

ただし、この表の項目の数字は各経路に対するそれぞれのプライマリー・インプットからの遅延時間である。

【0116】5° 全てのプライマリー・インプットに対し、それが Y_i, Y_j に達するまでの遅延時間の差が2° で計算された最小遅延時間差以上であれば Y_i, Y_j の相関を無視することにし、3° で定められた入力グループ分けに対し、互いの相関の無視できないものを同じグループとする、より細かいグループ分けをする。例えば上の表において、相関を無視できるような最小の遅延時間差がプライマリー・インプット X_1, X_2, X_3, X_4 に対してそれぞれ3, 2, 4, 2であったとすると細分されたグループ分けは $\{Y_1, Y_2\}, \{Y_3\}$ となる。

【0117】6° 細分された各グループ毎に相関を考慮した計算を行い、グループ間は独立であるとみなしてGの出力に対する確率計算を行う。

【0118】このようにグループをできるだけ細分することには、以前に計算した結果を用いて計算の手間を軽減できるという効果がある。例えば図3のような回路において X_1 に関する相関を無視しても良い場合には既に計算された値 $P(Y_1=1), P(Y_2=1)$ を用いて【数81】

【0120】第6実施例

第5実施例では信号確率について述べたが本実施例では遷移確率について述べる。再び、簡単のため、順序回路が含まれないような回路（組み合わせ回路）を考える。図6のような回路において独立なプライマリー・インプット X_i の遷移確率 $P(X_i=x | X_i=y)$ ($i=1, 2, 3; x, y=0, 1$) が与えられたとき出力Zでの遷移確率を計算する。ただし、

【数82】

$$P(X=x | X=y) = P(X=x, t=1 | X=y, t=0) \quad (140)$$

と定義する。遅延時間を無視すると明らかに

【数83】

$$P(Z=1 | Z=1) = P(X_1=1 | X_1=1) \\ \times P(X_2=1 | X_2=1) P(X_3=1 | X_3=1) \quad (147)$$

となる。しかし、各ゲートが大きさ2の遅延時間を持つ
とすればZが時刻t=0で信号値1を持ち、時刻t=1
【数84】

$$P(Z=1, t=1; Z=1, t=0) \\ = P(X_1=1, t=-3; X_1=1, t=-4) \\ \times P(X_2=1, t=-3; X_2=1, t=-4; \\ X_2=1, t=-7; X_2=1, t=-8) \\ \times P(X_3=1, t=-7, X_3=1, t=-8) \quad (148)$$

となる。もしも信号 X_2 の時間的自己相関が非常に小さ
く、3以上の時間だけ離れた信号が独立とみなせるなら

【数85】

$$P(X_2=1, t=-3; X_2=1, t=-4; \\ X_2=1, t=-7; X_2=1, t=-8) \\ \sim P(X_2=1, t=-3; X_2=1, t=-4) \\ \times P(X_2=1, t=-7; X_2=1, t=-8) \\ = P(X_2=1 | X_2=1)^2 P(X_2=1)^2 \quad (149)$$

となり、図6において Y_1, Y_2 を独立とみなして

【数86】

$$P(Z=1 | Z=1) \\ = P(Y_1=1 | Y_1=1) P(Y_2=1 | Y_2=1) \\ = (P(X_1=1 | X_1=1) P(X_2=1 | X_2=1)) \\ \times (P(X_2=1 | X_2=1) P(X_3=1 | X_3=1)) \quad (150)$$

と計算した場合と同様になる。このように遷移確率の場合も信号確率の場合と同様、自己相関関数を計算することにより相関の有無を判定でき、第5実施例と同様のアルゴリズムを適用することができる。

【0121】以上、第2の発明の実施例について説明したが、もしも最小時間単位 τ をクロック・サイクルにとると遅延時間差が1以上の組み合わせ回路は一般的な観点からいってうまく動作していない回路である。しかし相関の手前でフリップ・フロップなどの記憶素子が入ると遅延時間差が1以上の場合も正常な場合になる。このように順序回路を合わせて考えると第2の発明の適用範囲が広がる。

【0122】第7実施例

第3の発明による消費電力評価法の一実施例を図8のフローチャートを参照して説明する。論理回路の入力端子に与えられる入力信号は、各入力信号端子ごとに時系列的に記述され、まとめて記憶装置801に格納されている。処理ステップS802は入力パターンを各端子ごとに時間区間に分割し、各時間区間の入力信号系列を確率量に変換する処理を行う。評価対象の量によって、求める確率量は異なるが、信号が論理的な“1”になる確率を表す信号確率、または信号が変化可能な場合の数に対して変化する確率を示すスイッチング確率（遷移確率）などが対象となる。各端子ごと、各時間区間ごとに計算された確率量は記憶装置803に格納される。処理ステップS804は各時間区間ごとの入力端子に対して

与えられた確率量から当該時間区間の電力を計算する。

その結果は記憶装置806に時間区間と、本発明に従って部分回路の分類に従って格納される。電力計算のステップS804は、指定された全時間区間の電力計算が終了したかを、判定ステップS805によって判断し、終了すればすべての処理を完了する。808は時系列的に表現した出力グラフの例である。

【0123】本発明による消費電力評価の実施例の一つを、図9の2つのANDゲートAND1、AND2とオアゲートOR1から構成される論理回路を例に取って説明する。図10は図8のステップS802の入力パターンの区間への分割と、入力端子に対する区間の信号確率計算などの確率量を計算する方法を具体的な回路と入力パターンを用いて例示している。図10の1001は入力パターンとスイッチング事象を示しており、A2のカラムは記憶装置801に記憶される入力パターンであり、A1のカラムは時刻を示している。A3のカラムは図9の回路において各ゲートの出力でどの様にスイッチングが起こるかを参考のために記したものである。A2のカラムの入力パターンは、1004のB1のカラムに示された時間区間に対して、1002の入力の信号確率計算手順に従ってカラムB2に示されたように各入力端子の信号確率に変換される。一方1003の入力のスイッチング確率計算手段によってC2のカラムに示されたように各入力端子のスイッチング確率に変換される。この1002、1003の手順は図8の実施例にお

けるステップS802の処理に対応している。1002, 1003の手順によって得られた確率量すなわち1004のB2および1005のC2は図8の実施例の記憶装置803に格納されている。図11(a)のスイッチング確率は図8の実施例においてステップS804を用いて区間瞬時電力を計算した結果であり、その結果は記憶装置806に格納される。図11(a)の例では各ゲートの出力ノードのスイッチング確率とそれらの総和が計算されている。図11(b)は時間区画の刻みをより細かくして計算した例であり、瞬時電力を知る上で分解能が上がる。この回路と入力パターンに対して本発明の一実施例である電力評価法を適用した結果をグラフとして示したものが図12である。ここで図12の(a)は時間区画の刻みを1とした場合であり、(b)は刻みを4、(c)は刻みを2とした場合である。この表示は図8の実施例における表示808に対応している。この実施例の図12, 図13の電力計算例では各ゲートの出力ノードの静電容量を簡単のためすべて1とし、論理振幅も0ボルトから1ボルトの間と仮定して計算がされている。これはただ理解を容易にするためだけであって、実際の電力評価には別途準備した各ノードの静電容量と論理振幅を用いなければならない。

【0124】図8は通常の計算機を用いて実現する実施例のフローチャートであるが、第3の発明をハードウェアまたは2個以上の処理装置を用いて実現する実施例においては図8のステップS802、ステップS804、ステップS807をパイプラインに構成し、各々の記憶装置、つまり記憶装置801、記憶装置803、記憶装置806をファーストイン・ファーストアウトのパッファとして構成する事ができる。

【0125】本実施例においては時間区間は必ずしも均一である必要はなく、その要求精度に従って詳細を知りたい部分に対しては細かい時間区画を設定する事ができる。

【0126】第8実施例

第3の発明に関する第2の実施例を図14のシステム構成図を用いる事によって説明する。本システム構成図において、1405は回路の構造または動作の記述を格納する記憶装置であり、論理回路の入力端子に確率量を与えて電力計算をする処理手順を実現したステップS1404に適した表現形式に当該回路の構造および/または動作記述を変換する処理手順を実現したステップS1406の入力となるデータを格納する。ステップS1406は確率計算による電力計算が行い易いように動作記述をもとに論理式の生成・変形や、回路の分割、BDDによる論理式の表現の生成、具体的な電力計算のための各論理ゲートの出力ノードの静電容量の計算および計算手順との結合などを行う。これらの情報は記憶装置1407に格納され、瞬時電力計算手順を実現するステップS1404で利用する。この瞬時電力計算手順を実現した

モジュールにおいては同一の回路に対する電力計算をすべての時間区間に対して行わねばならず計算時間を要する。そこで本実施例ではあらかじめ最適な計算が可能なようにステップS1406で準備する事によって全体の処理時間を短くする事ができる。1401, S1402, 1403, 1408, S1409, 1410は図8の801, S802, 806, S807, 808にそれぞれ対応する。

【0127】第9実施例

次に、第3の発明の一実施例を図11と図13を用いて説明する。瞬時電力計算のステップS804によって計算した結果は記憶装置806に格納されるが、この格納時のデータの構成を図11に示したように各部分回路ごとのスイッチング確率として格納する。このようなデータの構成として格納する事によって図13に示したように各部分ごとの電力の時間的な推移を表示できるようになる。

【0128】回路を部分回路に分割する基準としては設計者が用いた設計階層が最も良く用いられる例であるが、数種類のクロック系を持つ回路においてはクロック系ごとに回路を分類するなどの方法も実現する事ができる。本発明を実現するには回路の各ノードを設計階層や、電源系、クロック系などの回路に従って検索・分類できるデータ構造を選択する事によって効率よく実現する事ができる。

【0129】上記実施例においては、図8のステップS804に対応する部分は論理回路の入力端子に確率量を与え、その確率量が各ゲートの出力にどの様に伝搬して行くかを調べるアルゴリズムを利用しているが、この部分のアルゴリズムは必ずしもこの方式に限定されるものではない。これ以外のアルゴリズムを用いても本発明の優位性を損なわれるものではない。別のアルゴリズムの例としては入力信号の各時間区間ごとの入力の統計・確率的性質を満足する短いランダムな入力パターンを発生して回路をシミュレーションする方法もある。この方法によれば短い入力パターンで入力信号の統計・確率的性格を十分に表現できれば精度良くかつ効率も良い電力評価が可能となる。

【0130】本発明では、CMOS以外の回路方式の集積回路にも適用できるのは明かである。たとえばE/D MOSに対しては論理ゲートの入力端子に論理ゲートの出力を“0”とする論理値が与えられている間は電流が流れている。このような回路固有の特性のために電力予測においてスイッチング確率だけでなく信号確率も考慮する必要がでてくる。さらにダイナミック論理を用いた回路においてはプリチャージの効果を十分に考えた評価方式を導入する事によってこれらの発明を適用できる。

【0131】

【発明の効果】第1の発明によれば、代表的な従来手法

CCMと同程度の精度、および数十分の1以下の計算時間で論理回路のノードのスイッチング確率を計算することができる。

【0132】ノードの駆動する容量が与えられている場合、そのノードのスイッチング確率が分かれば、そのノードでの平均消費電力が計算でき、また、セルの入力遷移パターンに対するそのセルの消費電力が与えられている場合、本発明を使用して、各入力遷移パターンの起こる確率を計算することが可能であり、各セルの平均消費電力を見積もることが出来る。

【0133】さらに論理合成ツールと組み合わせることにより、RTLレベルなどのより設計の初期段階での見積も可能である。

【0134】また、本発明を使用して見積もった消費電力の大きなノードの付近の論理回路を変更することにより、消費電力を低減するなどの回路最適化に役に立つ。

【0135】本発明は論理回路レベルの消費電力見積もであるため、設計の変更や選ぶべきパッケージの種類を設計の比較的初期の段階で決定することができる。

【0136】第2の発明によれば、遅延時間差および入力の確率値を考慮して規定された最大許容誤差内で信号間相関を無視することにより論理回路の動作確率の計算を軽減できる。

【0137】第3の発明により、瞬時電力の時間的な推移を短い計算時間で求める事ができる。また、容易に時間区間を設定でき必要な時間精度で電力の変化を知る事ができる。

【0138】また、各時間区間に対して多数回必要となる計算のうち共通の部分を取り出し最適化する事によって電力評価に必要な計算時間を大幅に短縮でき、効率向上が図れる。

【0139】更に、集積回路の各部分の消費電力を個別に知ることが容易にできるようになる。これにより集積回路設計者は容易に回路を最適化することができる。

【図面の簡単な説明】

【図1】第1の発明の実施例を表すフローを示す図である。

【図2】信号間相関のある簡単な論理回路の例である。

【図3】3入力ANDゲートの論理回路図である。

【図4】図6の論理ゲートを2入力ANDゲートで分解した論理回路図である。

【図5】第2の発明の実施例を表すフローを示す図である。

【図6】信号間相関のある簡単な回路の例である。

【図7】信号間相関のある回路の例である。

【図8】第3の発明による実施例の処理手順を示すフローチャートである。

【図9】第3の発明の実施例の処理内容を説明するための論理回路の例である。

【図10】第3の発明の実施例の図8におけるステップS802の処理内容を示した図である。

【図11】各ゲート出力のスイッチング確率を示した図表であり、(a)は時間区間が4の場合であり、(b)は時間区間が2の場合である。

【図12】第3の発明による電力評価の結果の例を、3種類の時間区間に対して示す図表である。

【図13】第3の発明により部分回路の電力を表現した図表である。

【図14】第3の発明に関する実施例のシステム構成を示すシステム構成図である。

【符号の説明】

1001 入力信号の例を示すテーブル

1004 入力信号確率の計算結果を示すテーブル

1005 入力スイッチング確率計算結果を示すテーブル

X 論理式

P 実数の配列

Z 論理回路の出力

A, B, C ノード

a, b, c ノード

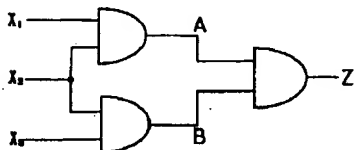
N ノード

x_i ($i = 1, \dots, 3$) 論理回路のプライマリー・インプット

Y_1, Y_2 ノード

G_1, G_2 論理回路

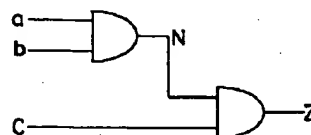
【図2】



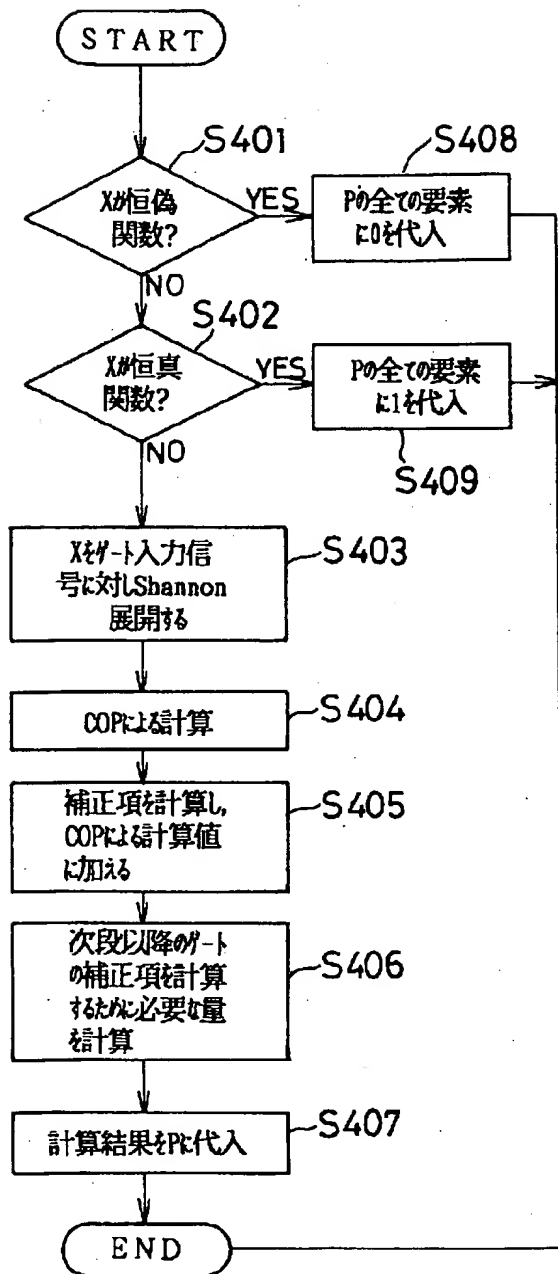
【図3】



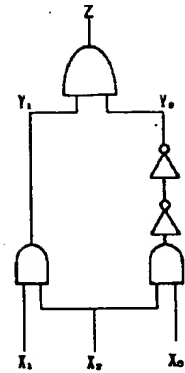
【図4】



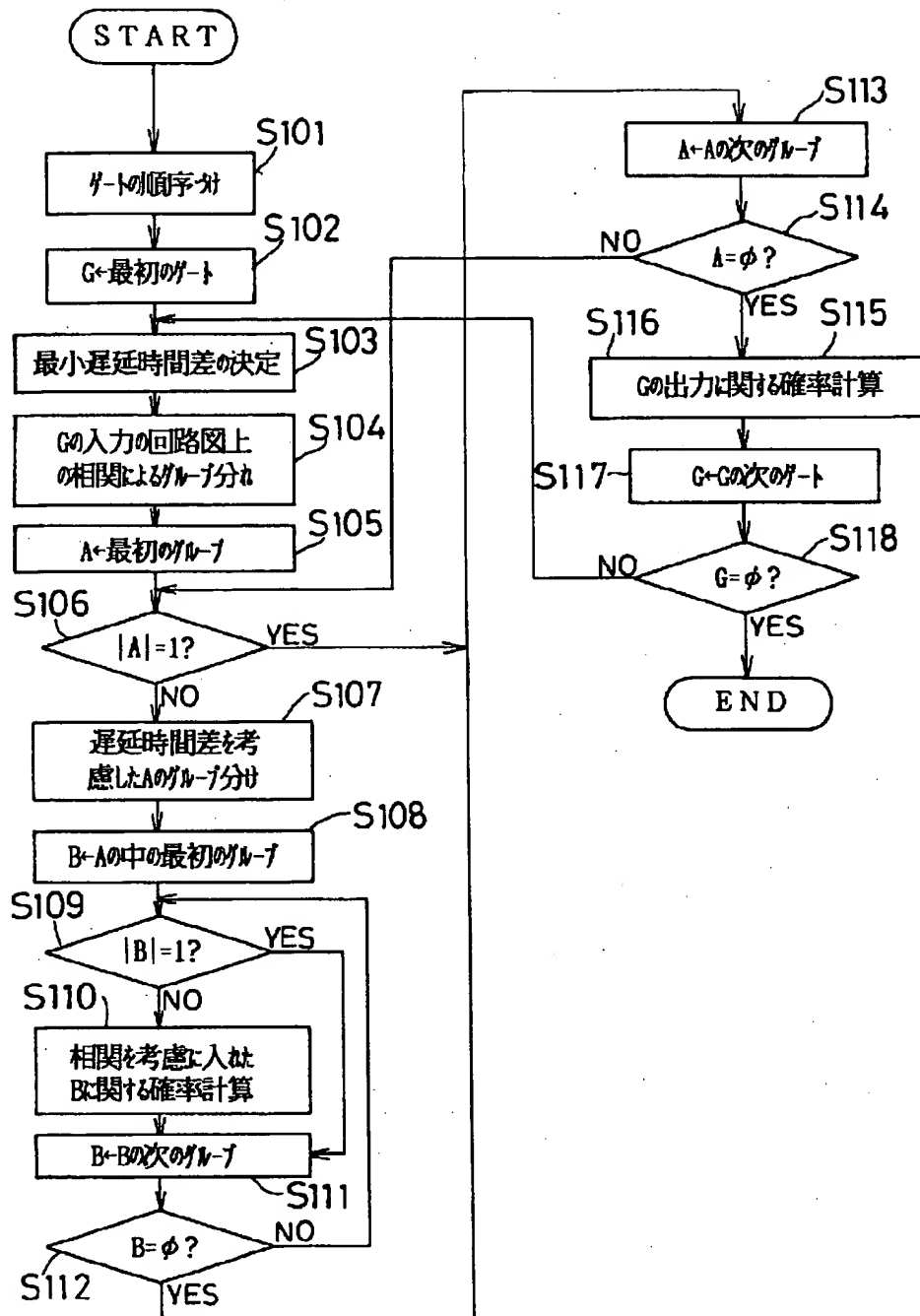
【図1】



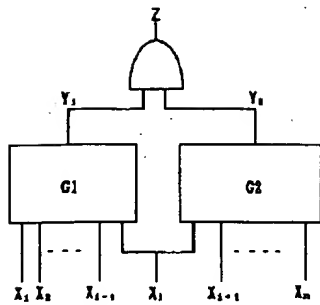
【図6】



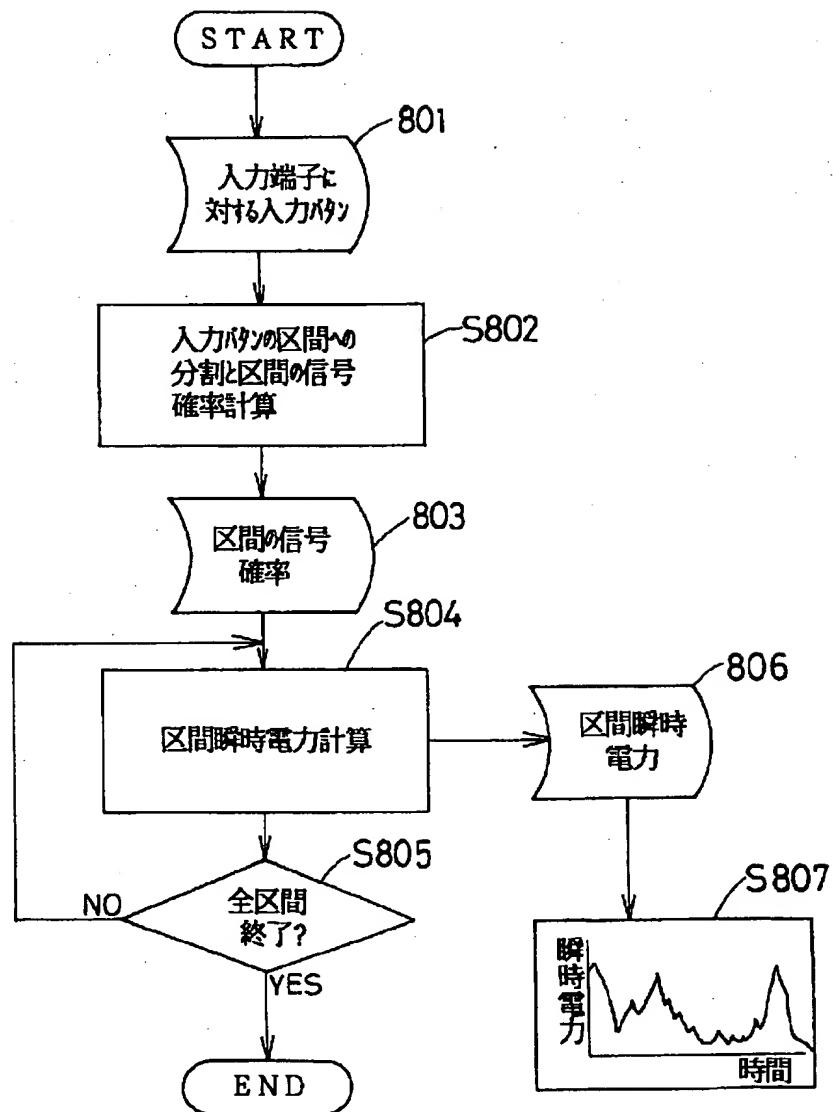
【図5】



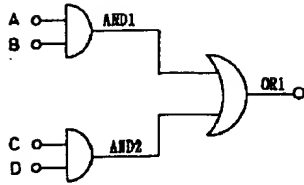
【図7】



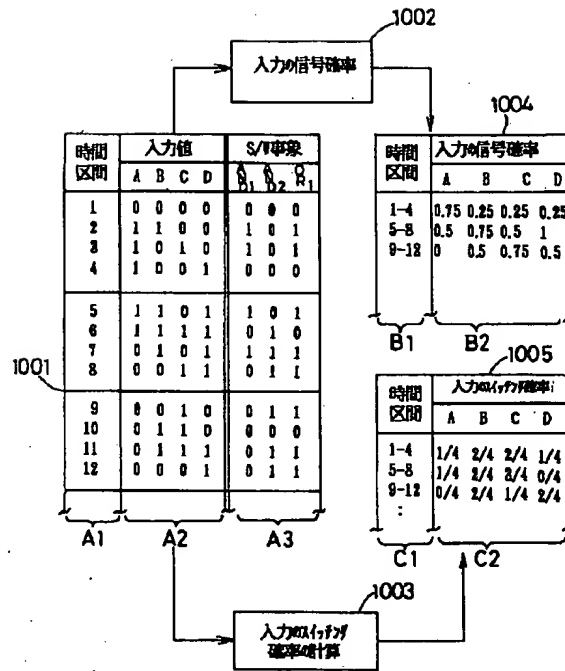
【図8】



【図 9】



【図 10】



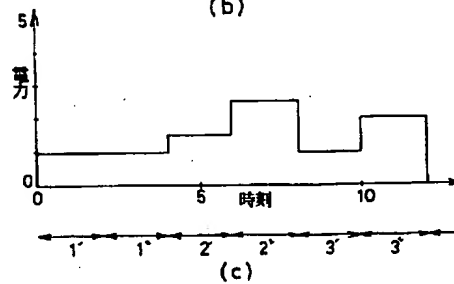
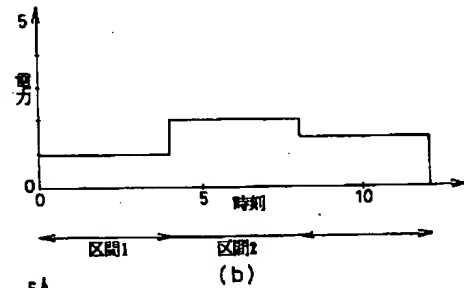
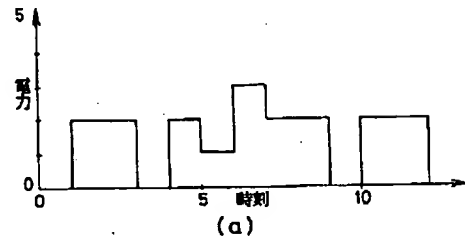
【図 11】

(a)

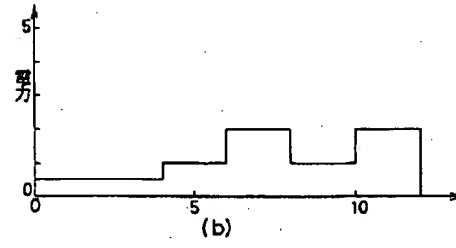
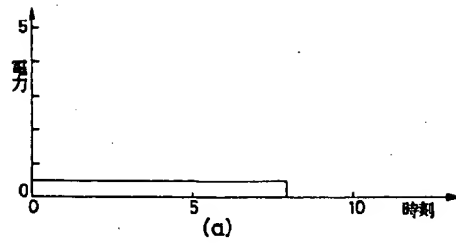
時間 区間	スイッチング確率			総和 (I)
	AND1	AND2	OR1	
1-4	2/4	0	2/4	1
5-8	2/4	2/4	2/4	3/4
9-12	0	3/4	2/4	6/4
:	:	:	:	:

(b)

時間 区間	スイッチング確率			総和 (I)
	AND1	AND2	OR1	
1-2	1/2	0	1/2	1
3-4	1/2	0	1/2	1
5-6	1/2	1/2	1/2	3/2
7-8	1/2	1	1	5/2
9-10	0	1/2	1/2	1
11-12	0	1	1	2
:	:	:	:	:



【图 1 3】



【図14】

